

APPLICATION
FOR
UNITED STATES LETTERS PATENT

TITLE: SEMICONDUCTOR DEVICE AND DRIVING METHOD
THEREOF

APPLICANT: HAJIME KIMURA

明細書

半導体装置およびその駆動方法

技術分野

- 本発明は負荷に供給する電流をトランジスタで制御する機能を設けた半導体装置に係り、特に電流によって輝度に変化する電流駆動型発光素子で形成された画素や、その信号線駆動回路を含む半導体装置に関する。

背景技術

- 近年、画素を発光ダイオード(LED)などの発光素子で形成した、いわゆる自発光型の表示装置が注目を浴びている。このような自発光型の表示装置に用いられる発光素子としては、有機発光ダイオード(OLED(Organic Light Emitting Diode)、有機EL素子、エレクトロルミネッセンス(Electro Luminescence:EL)素子などとも言う)が注目を集めており、有機ELディスプレイなどに用いられるようになってきている。

- OLEDなどの発光素子は自発光型であるため、液晶ディスプレイに比べて画素の視認性が高く、バックライトが不要で応答速度が速い等の利点がある。また発光素子の輝度は、そこを流れる電流値によって制御される。

- このような自発光型の発光素子を用いた表示装置では、その駆動方式として単純マトリックス方式とアクティブマトリックス方式とが知られている。前者は構造は簡単であるが、大型かつ高輝度のディスプレイの実現が難しい等の問題があり、近年は発光素子に流れる電流を画素回路内部に設けた薄膜トランジスタ(TFT)によって制御するアクティブマトリックス方式の開発が盛んに行われている。

このようなアクティブマトリックス方式の表示装置の場合、駆動 TFT の電流特性のバラツキにより発光素子に流れる電流が変化し輝度がばらついてしまうという問題があっ

た。

つまり、このようなアクティブマトリックス方式の表示装置の場合、画素回路には発光素子に流れる電流を駆動する駆動TFTが用いられており、これらの駆動TFTの特性がばらつくことにより発光素子に流れる電流が変化し、輝度がばらついてしまうという問題があった。そこで画素回路内の駆動TFTの特性がばらついても発光素子に流れる電流は変化せず、輝度のバラツキを抑えるための種々の回路が提案されている。

(特許文献1) 特許出願公表番号 2002-517806 号公報

(特許文献2) 国際公開第 01/06484 号パンフレット

(特許文献3) 特許出願公表番号 2002-514320 号公報

10 (特許文献4) 国際公開第 02/39420 号パンフレット

特許文献1乃至4は、いずれもアクティブマトリックス型表示装置の構成を開示したもので、特許文献1乃至3には、画素回路内に配置された駆動TFTの特性のバラツキによって発光素子に流れる電流が変化しないような回路構成が開示されている。この構成は、電流書き込み型画素、もしくは電流入力型画素などと呼ばれている。また特許
15 文献4には、ソースドライバ回路内のTFTのバラツキによる信号電流の変化を抑制するための回路構成が開示されている。

図6に、特許文献1に開示されている従来のアクティブマトリックス型表示装置の第1の構成例を示す。図6の画素は、ソース信号線601、第1～第3のゲート信号線602～604、電流供給線605、TFT606～609、保持容量610、EL素子611、信号電流
20 入力用電流源612を有する。

TFT606のゲート電極は、第1のゲート信号線602に接続され、第1の電極はソース信号線601に接続され、第2の電極は、TFT607の第1の電極、TFT608の第1の電極、およびTFT609の第1の電極に接続されている。TFT607のゲート電極は、第2の

ゲート信号線603に接続され、第2の電極はTFT608のゲート電極に接続されている。TFT608の第2の電極は、電流供給線605に接続されている。TFT609のゲート電極は、第3のゲート信号線604に接続され、第2の電極はEL素子611の陽極に接続されている。保持容量610はTFT608のゲート電極と電流供給線605との間に接続され、TFT608のゲート・ソース間電圧を保持する。電流供給線605およびEL素子611の陰極には、それぞれ所定の電位が入力され、互いに電位差を有する。

図7を用いて、信号電流の書き込みから発光までの動作について説明する。図中、各部を示す図番は、図6に準ずる。図7(A)~(C)は、電流の流れを模式的に示している。図7(D)は、信号電流の書き込み時における各経路を流れる電流の関係を示しており、
 10 図7(E)は、同じく信号電流の書き込み時に、保持容量610に蓄積される電圧、つまりTFT608のゲート・ソース間電圧について示している。

まず、第1のゲート信号線602および第2のゲート信号線603にパルスが入力され、TFT606、607がONする。このとき、ソース信号線を流れる電流、すなわち信号電流を I_{data} とする。

15 ソース信号線には、電流 I_{data} が流れているので、図7(A)に示すように、画素内では、電流の経路は I_1 と I_2 とに分かれて流れる。これらの関係を図7(D)に示している。なお、 $I_{data}=I_1+I_2$ であることは言うまでもない。

TFT606がONした瞬間には、まだ保持容量610には電荷が保持されていないため、TFT608はOFFしている。よって、 $I_2=0$ となり、 $I_{data}=I_1$ となる。すなわちこの間は、
 20 保持容量610における電荷の蓄積による電流のみが流れている。

その後、徐々に保持容量610に電荷が蓄積され、両電極間に電位差が生じ始める(図7(E))。両電極の電位差が V_{th} となると(図7(E) A点)、TFT608がONして、 I_2 が生ずる。先に述べたように、 $I_{data}=I_1+I_2$ であるので、 I_1 は次第に減少するが、依然電

流は流れており、さらに保持容量には電荷の蓄積が行われる。

保持容量610においては、その両電極の電位差、つまりTFT608のゲート・ソース間電圧が所望の電圧、つまりTFT608が I_{data} の電流を流すことが出来るだけの電圧(V_{GS})になるまで電荷の蓄積が続く。やがて電荷の蓄積が終了する(図7(E) B点)と、電流 I_1 は流れなくなり、さらにTFT608はそのときの V_{GS} に見合った電流が流れ、 $I_{data} = I_2$ となる(図7(B))。こうして、定常状態に達する。以上で信号の書き込み動作が完了する。最後に第1のゲート信号線602および第2のゲート信号線603の選択が終了し、TFT606、607がOFFする。

続いて、発光動作に移る。第3のゲート信号線604にパルスが入力され、TFT609がONする。保持容量610には、先ほど書き込んだ V_{GS} が保持されているため、TFT608はONしており、電流供給線605から、 I_{data} の電流が流れる。これによりEL素子611が発光する。このとき、TFT608が飽和領域において動作するようにしておけば、TFT608のソース・ドレイン間電圧が変化したとしても、 I_{data} は変わりなく流れることが出来る。

このように、設定した電流を出力する動作を、出力動作と呼ぶことにする。以上に一例を示した、電流書き込み型画素のメリットとして、TFT608の特性等にばらつきがあった場合であっても、保持容量610には、電流 I_{data} を流すのに必要なゲート・ソース間電圧が保持されるため、所望の電流を正確にEL素子に供給することが出来、よってTFTの特性ばらつきに起因した輝度ばらつきを抑えることが可能になる点がある。

以上の例は、画素回路内での駆動TFTのバラツキによる電流の変化を補正するための技術に関するものであるが、ソースドライバ回路内においても同一の問題が発生する。特許文献4には、ソースドライバ回路内でのTFTの製造上のバラツキによる信号電流の変化を防止するための回路構成が開示されている。

発明の開示

(発明が解決しようとする課題)

このように、従来の電流駆動回路やこれを用いた表示装置においては、信号電流とT
5 FTを駆動するための電流あるいは信号電流と発光時に発光素子に流れる電流とが等しいか、あるいは比例関係を保つように構成されている。

従って、発光素子を駆動するための駆動TFTの駆動電流が小さい場合や、発光素子で暗い階調の表示を行おうとする場合、信号電流もそれに比例して小さくなってしまう。よって、信号電流を駆動TFTや発光素子に供給するために用いられる配線の寄生容
10 量は極めて大きいと、信号電流が小さいと配線の寄生容量を充電する時定数が大きくなり、信号書き込み速度が遅くなってしまふという問題点がある。つまり、トランジスタに電流を供給して、該トランジスタが該電流を流すのに必要な電圧をゲート端子に生成させる速度が、遅くなってしまふことが問題となっている。

本発明は上述した課題を解決するためになされたもので、信号電流が小さな場合で
15 あっても信号の書き込み速度や素子駆動速度を向上させることのできる電流駆動回路及びこれを用いた表示装置を提供することを目的とする。

(課題を解決するための手段)

そこで、本発明では、設定動作を素早く完了させるために、トランジスタのゲート端子の電位が事前に所定の電位になるようにし、その後、設定動作を行う。所定の電位は、
20 設定動作が完了したとき(定常状態になったとき)の電位と概ね等しい。そのため、すばやく設定動作を行うことが出来る。なお、本発明においていう設定動作とは、トランジスタに電流を供給して、前記トランジスタが前記電流を流すのに必要な電圧をゲート端子に生成させる動作のことである。

また、設定動作を素早く完了させるために、トランジスタのゲート端子の電位が事前に所定の電位になるようにする動作をプリチャージ動作と呼び、そのような機能を有する回路をプリチャージ手段と呼ぶことにする。

- 本発明は、負荷に第1の電流を供給するトランジスタを有する半導体装置であって、
- 5 該トランジスタのゲート端子の電位を、該トランジスタに第2の電流を流すことによって所定の電位にするプリチャージ手段を有することを特徴とする半導体装置である。

つまり、該トランジスタに設定動作を行う場合、電流値が小さいと、なかなか定常状態に達せず、電流の書き込み動作が完了しない。そこで、設定動作を行う前に、プリチャージ動作を行う。プリチャージ動作を行うことにより、設定動作を行ったときに定常状態

10 になったときの電位と、概ね等しい状態になっている。つまり、該トランジスタのゲート端子の電位が、プリチャージ動作を行うことによって、すばやく充電される。そのため、プリチャージ動作の後、設定動作を行うと、より早く完了させることが出来るようになる。

- なお、該プリチャージ動作は、設定動作の時よりも大きな電流を流すことにより行う。
- 15 そのため、該トランジスタのゲート端子の電位はすばやく充電される。

また、本発明は、表示素子と、該表示素子に電流を供給するトランジスタと、該トランジスタのゲート端子の電位を所定の電位にするプリチャージ手段と、を有することを特徴とする半導体装置である。

【0002】

- 20 前記信号線駆動回路は、信号線に電流を供給するトランジスタと前記トランジスタのゲート端子の電位を所定の電位にするプリチャージ手段とを有することを特徴とする半導体装置
- また、本発明は、信号線と、該信号線に電流を供給するトランジスタと、該トランジスタのゲート端子の電位を所定の電位にするプリチャージ手段と、を有する信号線

駆動回路を備えたことを特徴とする半導体装置であるが提供される。

【0002】

また、本発明は、負荷に電流を供給するトランジスタに第1の電流を供給して、該トランジスタが該第1の電流を流すのに必要な電圧をゲート端子に生成させた後、該トランジスタに第2の電流を供給して、該トランジスタが該第2の電流を流すのに必要な電圧をゲート端子に生成させるステップを有することを特徴とする半導体装置である。

また、本発明は、負荷に電流を供給するトランジスタのゲート端子の電位に対し、該トランジスタが定常状態となる所定の電位になるようにした後、該トランジスタに電流を供給して、該トランジスタが該電流を流すのに必要な電圧をゲート端子に生成させるステップを有することを特徴とする半導体装置である。

また、本発明は、上記構成によって、該第1の電流が、該第2の電流よりも大きいことを特徴とする半導体装置である。

なお、本発明において適用可能なトランジスタの種類に限定はない。例えば、薄膜トランジスタ(TFT)でもよい。TFTのなかでも、半導体層が非晶質(アモルファス)のものでもよいし、多結晶(ポリクリスタル)でも、単結晶のものでもよい。その他のトランジスタとして、単結晶基板において作られたトランジスタでもよいし、SOI基板において作られたトランジスタでもよいし、ガラス基板上に形成されたトランジスタでもよいし、プラスチック基板上に形成されたトランジスタでもよいし、どのような基板の上に形成されたトランジスタでもよい。その他にも、有機物やカーボンナノチューブで形成されたトランジスタでもよい。また、MOS型トランジスタでもよいし、バイポーラ型トランジスタでもよい。

なお、本発明において、接続されているとは、電氣的に接続されていることと同義である。したがって、間に、別の素子やスイッチなどが配置されていてもよい。

(発明の効果)

本発明では、設定動作の前に、プリチャージ動作が行われる。そのため、電流値が小さくても、すばやく、設定動作を行うことが出来る。そのため、出力動作において、正確な電流を出力することが出来る。

5

図面の簡単な説明

図1は、本発明の電流源回路の構成を説明する図である。

図2は、本発明の電流源回路の動作を説明する図である。

図3は、本発明の電流源回路の動作を説明する図である。

10 図4は、本発明の電流源回路の動作を説明する図である。

図5は、本発明の電流源回路の電流と電圧の時間変化を説明する図である。

図6は、従来の画素の構成を説明する図である。

図7は、従来の画素の動作を説明する図である。

図8は、本発明の電流源回路の動作を説明する図である。

15 図9は、本発明の電流源回路の構成を説明する図である。

図10は、本発明の電流源回路の動作を説明する図である。

図11は、本発明の電流源回路の動作を説明する図である。

図12は、本発明の電流源回路の動作を説明する図である。

図13は、本発明の電流源回路の構成を説明する図である。

20 図14は、本発明の電流源回路のある動作での接続状況を説明する図である。

図15は、本発明の電流源回路のある動作での接続状況を説明する図である。

図16は、本発明の電流源回路のある動作での接続状況を説明する図である。

図17は、本発明の電流源回路の構成を説明する図である。

- 図18は、本発明の電流源回路の構成を説明する図である。
- 図19は、本発明の電流源回路の構成を説明する図である。
- 図20は、本発明の電流源回路の構成を説明する図である。
- 図21は、本発明の電流源回路のある動作での接続状況を説明する図である。
- 5 図22は、本発明の電流源回路のある動作での接続状況を説明する図である。
- 図23は、本発明の電流源回路のある動作での接続状況を説明する図である。
- 図24は、本発明の電流源回路の構成を説明する図である。
- 図25は、本発明の電流源回路の構成を説明する図である。
- 図26は、本発明の電流源回路の動作を説明する図である。
- 10 図27は、本発明の電流源回路の動作を説明する図である。
- 図28は、本発明の電流源回路の構成を説明する図である。
- 図29は、本発明の電流源回路の動作を説明する図である。
- 図30は、本発明の電流源回路の動作を説明する図である。
- 図31は、本発明の電流源回路の動作を説明する図である。
- 15 図32は、本発明の電流源回路のある動作での接続状況を説明する図である。
- 図33は、本発明の電流源回路のある動作での接続状況を説明する図である。
- 図34は、本発明の電流源回路のある動作での接続状況を説明する図である。
- 図35は、本発明の電流源回路の構成を説明する図である。
- 図36は、本発明の電流源回路の構成を説明する図である。
- 20 図37は、本発明の電流源回路の構成を説明する図である。
- 図38は、本発明の電流源回路の動作を説明する図である。
- 図39は、本発明の電流源回路の動作を説明する図である。
- 図40は、本発明の電流源回路の動作を説明する図である。

- 図41は、本発明の電流源回路の動作を説明する図である。
- 図42は、本発明の電流源回路のある動作での接続状況を説明する図である。
- 図43は、本発明の電流源回路のある動作での接続状況を説明する図である。
- 図44は、本発明の電流源回路のある動作での接続状況を説明する図である。
- 5 図45は、本発明の電流源回路の構成を説明する図である。
- 図46は、本発明の電流源回路の構成を説明する図である。
- 図47は、本発明の画素の構成を説明する図である。
- 図48は、本発明の電流源回路の動作を説明する図である。
- 図49は、本発明の電流源回路の動作を説明する図である。
- 10 図50は、本発明の電流源回路の動作を説明する図である。
- 図51は、本発明の電流源回路の構成を説明する図である。
- 図52は、本発明の電流源回路の構成を説明する図である。
- 図53は、本発明の電流源回路のある動作での接続状況を説明する図である。
- 図54は、本発明の電流源回路のある動作での接続状況を説明する図である。
- 15 図55は、本発明の電流源回路のある動作での接続状況を説明する図である。
- 図56は、本発明の電流源回路の構成を説明する図である。
- 図57は、本発明の電流源回路の動作を説明する図である。
- 図58は、本発明の電流源回路の動作を説明する図である。
- 図59は、本発明の電流源回路の動作を説明する図である。
- 20 図60は、本発明の電流源回路の構成を説明する図である。
- 図61は、本発明の電流源回路の構成を説明する図である。
- 図62は、本発明の電流源回路の構成を説明する図である。
- 図63は、本発明の表示装置の構成を示す図である。

図64は、本発明の表示装置の構成を示す図。

図65は、本発明の信号線駆動回路の構成の一部を説明する図。

図66は、本発明の信号線駆動回路の構成の一部を説明する図。

図67は、本発明の信号線駆動回路の構成の一部を説明する図。

5 図68は、本発明の画素の構成を説明する図。

図69は、本発明の画素の構成を説明する図。

図70は、本発明の画素の構成を説明する図。

図71は、本発明の画素の構成を説明する図。

図72は、本発明の画素の構成を説明する図。

10 図73は、本発明の画素の構成を説明する図。

図74は、本発明の画素の構成を説明する図。

図75は、本発明の画素の構成を説明する図。

図76は、本発明が適用される電子機器の図。

図77は、本発明の画素の構成を説明する図。

15 図78は、本発明の画素の構成を説明する図。

図79は、本発明の画素構成を説明する模式図である。

発明を実施するための最良の形態

以下、本発明の実施の形態について図面を参照しながら説明する。但し、本発明は多

20 くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本実施の形態の記載内容に限定して解釈されるものではない。

(実施の形態1)

本発明は、EL素子などのような発光素子を有する画素だけでなく、電流源を有する様々なアナログ回路に適用することが出来る。そこでまず、本実施の形態では、本発明の基本原理について述べる。

まず、図 1 に、本発明の基本原理に基づく電流源回路の構成について示す。常に電
 5 流源(または、その一部)として動作する電流源トランジスタ 101 と、回路の状態に応じて、動作が異なる切り替えトランジスタ 102 とがあり、電流源トランジスタ 101 と切り替えトランジスタ 102 と配線 110 とは、直列に接続されている。電流源トランジスタ 101 のゲート端子には、容量素子 104 の一方の端子が接続されている。容量素子 104 の他方の端子は、配線 111 に接続されている。そのため、電流源トランジスタ 101 のゲート端子
 10 の電位を保持することが出来る。また、電流源トランジスタ 101 のゲート端子とドレイン端子とは、スイッチ 105 を介して接続されており、スイッチ 105 のオンオフによって、容量素子 104 の電荷の保持を制御できる。電流源トランジスタ 101 と配線 112 とは、基本電流源 108 とスイッチ 106 を介して接続されている。また、それと並列に、電流源トランジスタ 101 と配線 116 とは、第2基本電流源 115 とスイッチ 114 を介して接続されている。
 15 同様に、それらと並列に、電流源トランジスタ 101 と配線 113 とは、負荷 109 とスイッチ 107 を介して接続されている。

また、切り替えトランジスタ 102 には、状態によって、電流源(または、その一部)として動作する場合と、ソース・ドレイン間で電流が流れないように動作する場合(または、スイッチとして動作する場合)とで、切り替えを行うことが出来る手段が接続されている。
 20 ここで、切り替えトランジスタ 102 が、電流源(の一部)として動作する場合を、電流源動作と呼ぶことにする。また、切り替えトランジスタ 102 が、そのソース・ドレイン間で電流が流れないような状態で動作する場合(または、スイッチとして動作する場合)、または、ソース・ドレイン間の電圧が小さい状態で動作する場合を、短絡動作と呼ぶことにす

る。

切り替えトランジスタ 102 に関して、電流源動作や短絡動作を実現するために、様々な構成を用いることが出来る。

そこで、本実施の形態では、一例として、図 1 に構成を示す。図 1 では、切り替えトランジスタ 102 のソース端子とドレイン端子とを、スイッチ 103 を介して、接続できるようにしている。そして、切り替えトランジスタ 102 のゲート端子は、電流源トランジスタ 101 のゲート端子と接続されている。スイッチ 103 を用いて、切り替えトランジスタ 102 の動作を、電流源動作か短絡動作かに切り替えることが出来る。

また、図 1 のような構成の回路を用いると、プリチャージ動作を行うことが出来る。そのため、プリチャージ動作を行った後、設定動作を行うと、すばやく、定常状態にすることが出来る。つまり、すばやく、設定動作を完了させることが出来る。

そこで、図 1 の動作について述べる。まず、図 2 に示すように、スイッチ 103、105、114 をオンにし、スイッチ 107、106 をオフにする。すると、切り替えトランジスタ 102 のソース端子とドレイン端子とは、概ね同じ電位となる。つまり、切り替えトランジスタ 102 のソース・ドレイン間では、ほとんど電流が流れず、スイッチ 103 の方に電流が流れるようになる。そのため、第2基本電流源 115 に流れる電流 I_{b2} が、容量素子 104 や電流源トランジスタ 101 に流れる。そして、電流源トランジスタ 101 のソース・ドレイン間に流れる電流と、第2基本電流源 115 に流れる電流 I_{b2} とが等しくなると、容量素子 104 には、電流が流れなくなる。つまり、定常状態になる。そしてそのときのゲート端子の電位が、容量素子 104 に蓄積される。つまり、電流源トランジスタ 101 のソース・ドレイン間に電流 I_{b2} を流すのに必要な電圧が、ゲート端子に加わるようになる。以上の動作は、プリチャージ動作に相当する。そしてその時、切り替えトランジスタ 102 は、短絡動作を行っていることになる。

次に、図 3 に示すように、スイッチ 105、106 をオンにし、スイッチ 103、107、114 をオフにする。すると、スイッチ 103 はオフになっているので、切り替えトランジスタ 102 のソース・ドレイン間に電流が流れることになる。そのため、基本電流源 108 に流れる電流 I_{b1} が、容量素子 104 や電流源トランジスタ 101 や切り替えトランジスタ 102 に流れる。この
 5 とき、電流源トランジスタ 101 と切り替えトランジスタ 102 とは、ゲート端子が互いに接続されている。したがって、それらが一体となって、マルチゲートのトランジスタとして動作することになる。そのマルチゲートのトランジスタのゲート長 L は、電流源トランジスタ 101 の L よりも大きくなる。一般に、トランジスタのゲート長 L が大きくなると、そこを流れる電流は小さくなる。

- 10 そして、そのマルチゲートのトランジスタのソース・ドレイン間に流れる電流と、基本電流源 108 に流れる電流 I_{b1} とが等しくなると、容量素子 104 には、電流が流れなくなる。つまり、定常状態になる。そしてそのときのゲート端子の電位が、容量素子 104 に蓄積される。つまり、マルチゲートのトランジスタ(電流源トランジスタ 101 と切り替えトランジスタ 102)のソース・ドレイン間に電流 I_{b1} を流すのに必要な電圧が、ゲート端子に加わ
 15 るようになる。以上の動作は、設定動作に相当する。そしてその時、切り替えトランジスタ 102 は、電流源動作を行っていることになる。

なお、このとき、基本電流源 108 に流れる電流 I_{b1} 、第2基本電流源 115 に流れる電流 I_{b2} 、電流源トランジスタ 101 と切り替えトランジスタ 102 のトランジスタサイズ(ゲート幅 W やゲート長 L など)を適切に設定することにより、容量素子 104 に蓄積される電荷、つ
 20 まり、電流源トランジスタ 101 のゲート端子の電位が、プリチャージ動作の時と設定動作の時とで、概ね等しい電圧になるようにしておく。

すると、基本電流源 108 に流れる電流 I_{b1} よりも、第2基本電流源 115 に流れる電流 I_{b2} の方が、電流値が大きい場合、プリチャージ動作において、すばやく、容量素子 104 を

充電し、定常状態にすることが可能となる。そして、その後、設定動作において、たとえ、基本電流源 108 に流れる電流 I_{b1} が小さくても、すばやく、定常状態にすることが出来る。なぜなら、プリチャージ動作によって、容量素子 104 は、概ね充電されているからである。

- 5 次に、図 4 に示すように、スイッチ 103、105、106、114 をオフにし、スイッチ 107 をオンにする。すると、負荷 109 の方に電流が流れる。以上の動作は、出力動作に相当する。

このように、スイッチ 103 のオンオフを制御することにより、プリチャージ動作において流れる電流を大きくすることができるため、すばやく、定常状態にすることが出来る。つまり、電流が流れる配線に寄生している負荷(配線抵抗や交差容量など)による影響を

- 10 少なくし、すばやく、定常状態にすることが出来る。その時、既に、設定動作のときの定常状態と、概ね近い状態になっている。そのため、プリチャージ動作のあと、設定動作において、素早く定常状態にすることができる。

したがって、例えば、負荷 109 が EL 素子で有る場合、EL 素子を低階調で発光させたい場合の信号書き込み時、つまり、設定動作において電流値が小さい時にも、すばや

- 15 く信号を書き込むことが出来る。

そこで次に、以上の動作のときの電流と電圧の変化を、図 5 に示す。図 5 は、図 7 (D) (E)と同様に、横軸が時間であり、縦軸が電流(I)および電圧(V)である。グラフ 501 は、保持容量 104 などを流れる電流 I_1 の大きさを表しており、グラフ 502 は、電流源トランジスタ 101 を流れる電流 I_2 の大きさを表している。そして、時刻 T1b までは、図 2 のように

20 動作しており、プリチャージ動作を行っている。そして、時刻 T1b から時刻 T2b までは、図 3 のように動作しており、設定動作を行っている。

図 5 では、プリチャージ動作を行っているときには、時刻 T2a において、定常状態になっている。また、設定動作を行っているときには、時刻 T2b において、定常状態になっ

ている。したがって、時刻 T_{2a} のときにおける、電流源トランジスタ 101 のゲート端子の電位が、時刻 T_{2b} のときの電位と概ね等しくなるように、各々のトランジスタのサイズ（ゲート幅 W 、ゲート長 L ）が設計されていれば、すばやく設定動作を行うことが出来る。

- そこで、プリチャージ動作の時と設定動作の時とで、容量素子 104 に蓄積される電圧、
- 5 つまり、電流源トランジスタ 101 のゲート端子の電位が、概ね等しい電圧になるための条件について述べる。まず、電流源トランジスタ 101 のゲート幅を W_a 、ゲート長を L_a とし、切り替えトランジスタ 102 のゲート幅を W_b 、ゲート長を L_b とする。なお、ここでは、簡単のため、 $W_a = W_b$ であるとする。そして、設定動作の時に流れる電流（図 3 の場合は、基本電流源 108 に流れる電流 I_{b1} ）を A 倍すると、プリチャージ動作の時に流れる電流
- 10 （図 2 の場合は、第 2 基本電流源 115 に流れる電流 I_{b2} ）の大きさと等しいとする。

- 一般に、トランジスタのソース・ドレイン間に流れる電流は、チャネル幅 W とチャネル長 L の比率： W/L に比例する。そのため、プリチャージ動作の時のゲート幅とゲート長の比率： W_a/L_a と、設定動作の時のゲート幅とゲート長の比率： $W_a/(L_a + L_b)$ との関係を考える。すると、基本電流源 108 に流れる電流 I_{b1} を A 倍すると、第 2 基本電流源 115
- 15 に流れる電流 I_{b2} の大きさと等しくなるので、 $W_a/(L_a + L_b)$ を A 倍すれば、 W_a/L_a になるように、各々の値を設定すればよいことになる。そのようにすれば、電流源トランジスタ 101 と切り替えトランジスタ 102 の電流特性が概ね同じであれば、時刻 T_{2a} のときにおける、電流源トランジスタ 101 のゲート端子の電位は、時刻 T_{2b} のときの電位と、概ね等しくなる。

- 20 図 5 では、時刻 T_{2a} のときにおける、電流源トランジスタ 101 のゲート端子の電位が、時刻 T_{2b} のときとは、差があるように記載されているが、これは、説明を分かりやすくするために、記載したにすぎない。よって、図 5 には、限定されない。

なお、プリチャージ動作の時には、図 2 では、スイッチ 103、105、114 をオンにし、スイッ

チ 107、106 をオフにして、第2基本電流源 115 の電流が流れて、基本電流源 108 の電流が流れないようにしているが、これに限定されない。例えば、図 8 に示すように、スイッチ 103、105、114、106 をオンにし、スイッチ 107 をオフにして、第2基本電流源 115 と基本電流源 108 の電流が流れるようにしてもよい。

- 5 また、プリチャージ動作の時に流れる電流と、設定動作の時に流れる電流とで、大きさを変えるために、図 1 では、第2基本電流源 115 と基本電流源 108 という、2つの電流源や、2つのスイッチを用いて、各々の電流を流すかどうかを制御していたが、これに限定されない。例えば、図 9 に示すように、基本電流源 108 のみを用いて、制御してもよい。あるいは、スイッチ 106 を配置せずに、電流の大きさを制御してもよい。図 9 の構成における動作を、図 10～図 12 に示す。ただしこの場合、プリチャージ動作の時(図 10)と、設定動作の時(図 11)とでは、基本電流源 108 に流れる電流の大きさは、その動作に応じた値となり、通常は異なった値となっている。

- 15 なお、負荷 109 は、何でもよい。抵抗などのような素子でも、トランジスタでも、EL素子でも、そのほかの発光素子でも、トランジスタと容量とスイッチなどで構成された電流源回路でもよい。信号線でも、信号線とそれに接続された画素でもよい。その画素には、EL素子やFEDで用いる素子など、どのような表示素子を含んでいてもよい。

なお、容量素子 104 は、電流源トランジスタ 101 や切り替えトランジスタ 102 などのゲート容量によって、代用することが出来る。その場合は、容量素子 104 を省略できる。

- 20 なお、配線 110 と配線 111 とは、高電位側電源 V_{dd} が供給されているが、これに限定されない。各々の配線の電位が同じでもよいし、異なっても良い。配線 111 は、容量素子 104 の電荷を保存できるようになっていればよい。また、配線 110 または配線 111 は、常に同じ電位のまま保たれている必要はない。設定動作と出力動作とで、電位が異なっても、正常に動作する場合は、問題ない。

なお、配線 112、配線 113、配線 116 は、低電位側電源 V_{ss} が供給されているが、これに限定されない。各々の配線の電位が同じでもよいし、異なっても良い。また、配線 112、配線 113、配線 116 は、常に同じ電位のまま保たれている必要はない。設定動作と出力動作とで、電位が異なっても、正常に動作する場合は、問題ない。

- 5 なお、容量素子 104 は、電流源トランジスタ 101 のゲート端子と配線 111 とに接続されているが、これに限定されない。最も望ましいのは、電流源トランジスタ 101 のゲート端子とソース端子に接続されていることが望ましい。なぜなら、トランジスタの動作は、ゲート・ソース間電圧によって決定されるため、ゲート端子とソース端子の間で、電圧を保持していると、他の影響(配線抵抗などによる電圧降下などの影響)を受けにくいから
- 10 である。もし、容量素子 104 が電流源トランジスタ 101 のゲート端子と別の配線との間に配置されていたら、その別の配線における電圧降下量によって、電流源トランジスタ 101 のゲート端子の電位が変わってしまう可能性がある。

なお、電流源動作の時に、電流源トランジスタ 101 と切り替えトランジスタ 102 とは、マルチゲートのトランジスタとして動作するため、これらのトランジスタは同極性(同じ導電

15 型を有する)とすることが望ましい。

なお、電流源動作の時に、電流源トランジスタ 101 と切り替えトランジスタ 102 とは、マルチゲートのトランジスタとして動作するが、各々のトランジスタのゲート幅 W は、同じであってもよいし、異なっても良い。同様に、ゲート長 L も、同じであってもよいし、異なっても良い。ただし、ゲート幅 W は、通常のマルチゲートのトランジスタと同じ

20 だと考えてもよい。ゲート長 L は、切り替えトランジスタ 102 の方を大きくすれば、設定動作の時や出力動作の時に流れる電流が、より小さくなる。よって、その状況に合わせて、設計すればよい。

なお、103、105、106、107、114 などのようなスイッチは、電氣的スイッチでも機械的な

スイッチでも何でも良い。電流の流れを制御できるものなら、何でも良い。トランジスタでもよいし、ダイオードでもよいし、それらを組み合わせた論理回路でもよい。よって、スイッチとしてトランジスタを用いる場合、そのトランジスタは、単なるスイッチとして動作するため、トランジスタの極性(導電型)は特に限定されない。ただし、オフ電流が少ない方が望ましい場合、オフ電流が少ない方の極性のトランジスタを用いることが望ましい。オフ電流が少ないトランジスタとしては、LDD領域を設けているもの等がある。また、スイッチとして動作させるトランジスタのソース端子の電位が、低電位側電源(V_{ss} 、 V_{gnd} 、0V など)に近い状態で動作する場合はnチャネル型を、反対に、ソース端子の電位が、高電位側電源(V_{dd} など)に近い状態で動作する場合はpチャネル型を用いることが望ましい。なぜなら、ゲート・ソース間電圧の絶対値を大きくできるため、スイッチとして、動作しやすいからである。なお、nチャネル型とpチャネル型の両方を用いて、CMOS型のスイッチにしてもよい。

なお、本発明の回路として、図 1 などに示したが、構成はこれに限定されない。スイッチの配置や数、各トランジスタの極性、電流源トランジスタ 101 の数や配置、切り替えトランジスタ 102 の数や配置、各配線の電位、電流の流れる向きなどを変更することにより、様々な回路を用いて構成することが出来る。また、各々の変更を組み合わせることにより、様々な回路を用いて構成することが出来る。

例えば、103、105、106、107、114 などのようなスイッチは、対象とする電流のオンオフを制御できるなら、どこに配置しても良い。具体的には、スイッチ 107 は、負荷 109 に流れる電流を制御するため、それと直列に配置されていれば良い。同様に、スイッチ 106、114 は、基本電流源 108 や第2基本電流源 115 に流れる電流を制御するため、それらと直列に配置されていれば良い。また、スイッチ 103 は、切り替えトランジスタ 102 に流れる電流を制御するため、それと並列に配置されていれば良い。スイッチ 105 は、容量

素子 104 の電荷を制御できるように配置されていればよい。

そこで、スイッチ 105 の配置を変更した場合の例を、図 13 に示す。つまり、プリチャージ動作の時には、図 14 のように接続され、第2基本電流源 115 から流れる電流 I_{b2} が電流源トランジスタ 101 に流れ、切り替えトランジスタ 102 は短絡動作をしていればよい。

- 5 なお、基本電流源 108 は、接続されていてもよい。そのため、図 14 では、配線を点線で示した。次に、設定動作の時には、図 15 のように接続され、切り替えトランジスタ 102 は電流源動作をしており、切り替えトランジスタ 102 と電流源トランジスタ 101 に流れる電流は、基本電流源 108 の方に流れる、というようになっていればよい。そして、出力動作の時には、図 16 に示すように接続され、切り替えトランジスタ 102 と電流源トランジスタ 101 のゲート電位は保持容量 104 によって保持され、切り替えトランジスタ 102 と電流源トランジスタ 101 に流れる電流は、負荷 109 の方に流れる、というようになっていればよい。以上のような接続状況になっていれば、103、105、106、107、114 などのようなスイッチは、どこに配置してもよい。

- 次に、スイッチ 103 の接続を変更した場合の例を図 17 に示す。スイッチ 103 は、配線 15 1702 に接続される。配線 1702 の電位は V_{dd} でもよいし、別の値でもよい。また、図 17 の場合、スイッチ 1701 を追加してもよいし、追加しなくてもよい。スイッチ 1701 は、切り替えトランジスタ 102 のソース端子側に配置しても良いし、ドレイン端子側に配置しても良い。スイッチ 1701 は、スイッチ 103 と逆の状態でもオンオフすればよい。

このように、スイッチの配置を変更することにより、さまざまな回路を構成できる。

- 20 次に、電流源トランジスタ 101 と切り替えトランジスタ 102 の配置を入れ替えた場合について、図 18 に示す。図 1 では、配線 110、切り替えトランジスタ 102、電流源トランジスタ 101 の順に配置されていたが、図 18 では、配線 110、電流源トランジスタ 101、切り替えトランジスタ 102 の順に配置されている。

ここで、図 1 の回路と、図 18 の回路の違いについて考える。図 1 では、切り替えトランジスタ 102 が短絡動作のとき、切り替えトランジスタ 102 のゲート端子とソース端子(ドレイン端子)の間に、電位差が生じる。したがって、切り替えトランジスタ 102 のゲート容量には、電荷が保存される。そして、電流源動作の時にも、ゲート容量に電荷が保存されたままになる。よって、短絡動作(プリチャージ動作)の時と、電流源動作(設定動作)の時とで、電流源トランジスタ 101 のゲート端子の電位は、ほとんど変化しない。

一方、図 18 では、切り替えトランジスタ 102 が短絡動作のとき、切り替えトランジスタ 102 のゲート端子とソース端子(ドレイン端子)の間に、電位差がほとんど生じない。したがって、切り替えトランジスタ 102 のゲート容量には、電荷が保存されない。そして、電流源動作の時には、スイッチ 103 がオフになるため、ゲート容量に電荷がたまり、切り替えトランジスタ 102 が電流源の一部として動作する。このときの電荷は、容量素子 104 や電流源トランジスタ 101 のゲート容量に蓄積されていたものである。その電荷が、切り替えトランジスタ 102 のゲート部に移動することになる。よって、短絡動作(プリチャージ動作)の時と、電流源動作(設定動作)の時とで、電流源トランジスタ 101 のゲート端子の電位は、移動した電荷分だけ、変化する。その結果、設定動作の時に、電流源トランジスタ 101 と切り替えトランジスタ 102 のゲート・ソース間電圧の絶対値は小さくなる。

以上のことを踏まえた上で、電流源トランジスタ 101 と切り替えトランジスタ 102 の配置をどのようにするかは、状況によって設計すればよい。つまり、例えば、プリチャージ動作から設定動作に切り替わる時に、マルチゲートのトランジスタ(電流源トランジスタ 101 と切り替えトランジスタ 102)のゲート・ソース間電圧の絶対値が小さい方が望ましい場合などに、図 18 の構成を適用すればよい。

その一例としては、設定動作の時に基本電流源 108 に流れる電流の大きさが小さい

- 場合が挙げられる。なぜなら、図 18 の場合は、定常状態になるまでの時間を短くすることが可能な場合があるからである。つまり、設定動作の時に基本電流源 108 に流れる電流の大きさが小さい場合、容量素子 104 に電荷を充電するのではなく、容量素子 104 の電荷を、電流源トランジスタ 101 と切り替えトランジスタ 102 に流すことによって、
- 5 放電させなければならない場合があるからである。その場合、設定動作の時に基本電流源 108 に流れる電流の大きさが小さいため、電流源トランジスタ 101 と切り替えトランジスタ 102 のゲート・ソース間電圧の絶対値は、小さい。そのため、電流源トランジスタ 101 と切り替えトランジスタ 102 は、電流が流れにくくなっている。その結果、容量素子 104 の電荷を放電させ、定常状態になるまでに、多くの時間が必要となってしまう。そこで、図 18 の場合は、プリチャージ動作から設定動作に切り替わる時に、電流源トランジスタ 101 と切り替えトランジスタ 102 とで、マルチゲートのトランジスタとして動作するとき、そのゲート・ソース間電圧の絶対値が小さくなるため、容量素子 104 の電荷を放電させるのではなく、容量素子 104 に電荷を充電して、ゲート・ソース間電圧の絶対値が大きくなって、定常状態に達することが出来る。
- 10
- 15 なお、図 1 では、電流源トランジスタ 101 と切り替えトランジスタ 102 は、1つずつ配置されていたが、どちらか、あるいは、両方とも、複数個を配置してもよい。また、その並べ方も、任意に選択してもよい。

- なお、電流源トランジスタ 101 と切り替えトランジスタ 102 は、図 1 では、どちらも P チャネル型であるが、これに限定されない。図 1 の回路に関して、電流源トランジスタ 101 と
- 20 切り替えトランジスタ 102 の極性(導電型)を変更して、回路の接続構造を変更ない場合の例を、図 19 に示す。図 1 と図 19 を比較すると分かるように、配線 112、113、110、111、116 の電位を、配線 1912、1913、1910、1911、1916 のように変更し、基本電流源 108、第2基本電流源 115 の電流の向きを変更すれば、容易に変更できる。電流源トラ

ンジスタ 1901、切り替えトランジスタ 1902、スイッチ 1903、1905、1906、1907、基本電流源 1908、負荷 1909 などの接続構造は、変更されていない。

また、電流の向きを変更せずに、回路の接続構造を変更することにより、図 1 の回路に関して、電流源トランジスタ 101 と切り替えトランジスタ 102 の極性(導電型)を変更し

5 た場合の例を図 20 に示す。

常に電流源(または、その一部)として動作する電流源トランジスタ 2001 と、状態によって、動作が異なる切り替えトランジスタ 2002 とがあり、電流源トランジスタ 2001 と切り替えトランジスタ 2002 と配線 110 とは、直列に接続されている。電流源トランジスタ 2001 のゲート端子には、容量素子 2004 の一方の端子が接続されている。容量素子 2004 の他方の端子 2006 は、切り替えトランジスタ 2002(電流源トランジスタ 2001)のソース端子に接続されている。そのため、電流源トランジスタ 2001 のゲート・ソース間電圧を保持することが出来る。また、電流源トランジスタ 2001 のゲート端子とドレイン端子とは、スイッチ 2005 を介して接続されており、スイッチ 2005 のオンオフによって、容量素子 2004 の電荷の保持を制御できる。

15 そこで、図 20 の動作について述べる。ただし、図 1 の動作と同様であるため、簡単に説明する。まず、スイッチ 2003、2005、114 をオンにし、スイッチ 107、106 をオフにする。そして、定常状態になると、容量素子 2004 には、電流が流れなくなる。そしてそのとき、電流源トランジスタ 2001 のゲート・ソース間電圧が容量素子 2004 に蓄積される。つまり、電流源トランジスタ 2001 のソース・ドレイン間に電流 I_{b2} を流すのに必要な電圧が、ゲート・ソース間に加わるようになる。以上の動作は、プリチャージ動作に相当する。そしてその時、切り替えトランジスタ 2002 は、短絡動作を行っていることになる。

次に、スイッチ 2005、106 をオンにし、スイッチ 2003、107、114 をオフにする。すると、電流源トランジスタ 2001 と切り替えトランジスタ 2002 は、マルチゲートのトランジスタとし

て動作することになる。そして、定常状態になると、容量素子 2004 には、電流が流れなくなる。そしてそのとき、マルチゲートのトランジスタのゲート・ソース間電圧が容量素子 2004 に蓄積される。つまり、マルチゲートのトランジスタのソース・ドレイン間に電流 I_{b1} を流すのに必要な電圧が、ゲート・ソース間に加わるようになる。以上の動作は、設定
5 動作に相当する。そしてその時、切り替えトランジスタ 2002 は、電流源動作を行っていることになる。

次に、スイッチ 107 をオンにし、スイッチ 2003、2005、106、114 をオフにする。すると、負荷 109 の方に電流が流れる。以上の動作は、出力動作に相当する。そしてその時、切り替えトランジスタ 2002 は、電流源動作を行っていることになる。

10 なお、容量素子 2004 の端子 2006 の電位は、設定動作の時と、出力動作の時とで、異なる場合が多い。しかし、容量素子 2004 の両端の電圧(電位差)は変化しないため、トランジスタのゲート・ソース間電圧も変化せず、負荷 109 には、所望の電流が流れる。

なお、この場合も、プリチャージ動作の時には、図 21 のように接続され、設定動作の時には、図 22 のように接続され、出力動作の時には、図 23 のように接続される、という
15 ようになっていれば、スイッチは、どこに配置してもよいことは、もちろんである。

なお、図 20 には、図 1 に対応させた回路を示したが、図 18 のような順序でトランジスタを配置してもよい。その場合は、短絡動作のとき、切り替えトランジスタ 2002 のゲート容量に、電荷が蓄積されない、という特徴がある。

なお、図 1 の場合、図 2 のようにプリチャージ動作を行い、その後、図 3 のように設定
20 動作を行っているが、これに限定されない。

例えば、図 2 のようなプリチャージ動作を、複数回行っても良い。例として、図 2 の場合よりも、もう1回プリチャージ動作が多い場合について、図 24 に示す。図 24 では、電流源として動作するトランジスタ 2402 が追加されている。まず、スイッチ 2403、2414、

103 をオンにして、スイッチ 114 をオフにした状態で、1 回目のプリチャージ動作を行う。
その後、スイッチ 2403、2414 をオフにし、スイッチ 114 をオンにして、2 回目のプリチャージ動作を行う。つまり、図 2 のプリチャージ動作に相当する。なお、1 回目のプリチャージ動作の時に流れた電流の方が、2 回目のときよりも、大きいとする。このように、当初
5 は、大きな電流値でプリチャージを行うことにより、すばやく、定常状態にすることが出来る。

あるいは、別のプリチャージ動作を組み合わせてもよい。

例えば、図 25 に示すような構成にして、図 2 のようなプリチャージ動作の前に、別のプリチャージを行っても良い。図 25 では、端子 1802 から、スイッチ 1801 を介して、電圧を
10 供給する。その電位は、プリチャージ動作や設定動作において、定常状態になった時の電位と、概ね等しい値にしておく。つまり、図 26 に示すように、スイッチ 1801 をオンにして、端子 1802 の電位を供給する。これにより、すばやく、プリチャージできる。その後、図 27 のように、スイッチ 1801 をオフにして、プリチャージ動作を行う。これは、図 2 でのプリチャージ動作に相当する。なお、電圧を供給してプリチャージを行う技術は、同じ出
15 願人による特願 2002-348673 に出願されている。そこには、さまざまなプリチャージ技術が開示されており、その内容を本発明と組み合わせることが出来る。

なお、プリチャージ動作において用いられるトランジスタと、設定動作において用いられるトランジスタとは、出来るだけ、特性がそろっていることが望ましい。例えば、図 1 の場合、電流源トランジスタ 101 と切り替えトランジスタ 102 とは、電流特性がそろっているこ
20 とが望ましい。よって、前記トランジスタを作成する過程において、できるだけ、電流特性が揃うように工夫することが望ましい。例えば、電流源トランジスタ 101 と切り替えトランジスタ 102 とは、出来るだけ、近接して配置することが望ましい。例えば、レーザーを照射してトランジスタの半導体層を結晶化させる場合には、同じショットが両トランジス

タに照射されることが望ましい。その結果、電流特性を概ね等しくすることが出来る。その結果、プリチャージ動作によって、適切な状態にすることが出来る。そのため、素早く設定動作を行うことが出来る。

このように、図 1 の回路だけでなく、スイッチの配置や数、各トランジスタの極性、電流
 5 源トランジスタの数や配置、基本電流源の数や配置、切り替えトランジスタの数や配置、
 各配線の電位、別のプリチャージ方法との組み合わせの有無、電流の流れる向きなど
 を変更することにより、様々な回路を用いて、本発明を構成することができ、各々の変
 更を組み合わせることにより、さらに様々な回路を用いて本発明を構成することが出来
 る。

10 (実施の形態2)

実施の形態1では、切り替えトランジスタ 102 に関して、電流源動作や短絡動作を実
 現するために、図 1 で示す構成について説明した。そこで、本実施の形態では、実施の
 形態1とは異なる構成で、電流源動作や短絡動作を実現する構成の一例を示す。

なお、以下の説明において、実施の形態1と重複する部分については説明は省略す
 15 る。

まず、図 28 に、切り替えトランジスタ 102 に関して、電流源動作や短絡動作を実現し
 た第2の構成について示す。

図 28 で示す電流源回路は、切り替えトランジスタ 102 のゲート端子の電圧を制御して、
 切り替えトランジスタ 102 に多くの電流を流すことができるようにしている。具体的には、
 20 スイッチ 2801 を用いることにより、切り替えトランジスタ 102 のゲート・ソース間電圧の
 絶対値を大きくする。その結果、ある値の電流が流れる場合、切り替えトランジスタ 102
 のソース・ドレイン間電圧が小さくてすむようになる。つまり、切り替えトランジスタ 102
 は、スイッチとして動作するようになる。

図 28 では、電流源トランジスタ 101 と切り替えトランジスタ 102 は、ゲート端子が互いに接続されていないため、スイッチ 2802 を用いることにより、接続されるようにする。その結果、マルチゲートのトランジスタとして動作できるようにしている。

次に図 28 に示す電流源回路の動作について述べる。まず、図 29 に示すように、スイッチ 2801、105、114 をオンにし、スイッチ 106、107、2802 をオフにする。すると、切り替えトランジスタ 102 のゲート端子は、配線 2803 に接続される。配線 2803 には、低電位側電源(V_{ss})が供給されているため、切り替えトランジスタ 102 のゲート・ソース間電圧の絶対値は、非常に大きくなる。よって、切り替えトランジスタ 102 は、非常に大きな電流駆動能力をもつことになるので、切り替えトランジスタ 102 のソース端子とドレイン端子とは、概ね同じ電位となる。そのため、第2基本電流源 115 に流れる電流 I_{b2} が、容量素子 104 や電流源トランジスタ 101 に流れ、電流源トランジスタ 101 のソース端子は、配線 110 と概ね同じ電位になる。そして、電流源トランジスタ 101 のソース・ドレイン間に流れる電流と、第2基本電流源 115 に流れる電流 I_{b2} とが等しくなると、容量素子 104 には、電流が流れなくなる。つまり、定常状態になる。そしてそのとき、のゲート端子の電位が、容量素子 104 に蓄積される。つまり、電流源トランジスタ 101 のソース・ドレイン間に電流 I_{b2} を流すのに必要な電圧が、ゲート端子に加わるようになる。以上の動作は、プリチャージ動作に相当する。そしてその時、切り替えトランジスタ 102 は、スイッチとして動作し、短絡動作を行っていることになる。

次に、図 30 に示すように、スイッチ 2801、107、114 をオフにし、スイッチ 105、106、2802 をオンにする。すると、切り替えトランジスタ 102 のゲート端子と電流源トランジスタ 101 のゲート端子は、互いに接続される。よって、電流源トランジスタ 101 と切り替えトランジスタ 102 は、マルチゲートのトランジスタとして動作することになる。したがって、電流源トランジスタ 101 と切り替えトランジスタ 102 を1つのトランジスタであると考えると、その

トランジスタのゲート長 L は、電流源トランジスタ 101 の L よりも大きくなる。そして、電流源トランジスタ 101 と切り替えトランジスタ 102 とによるマルチゲートのトランジスタのソース・ドレイン間に流れる電流と、基本電流源 106 に流れる電流 I_{b1} とが等しくなると、容量素子 104 には、電流が流れなくなる。つまり、定常状態になる。そしてそのとき、の

5 ゲート端子の電位が、容量素子 104 に蓄積される。以上の動作は、設定動作に相当する。そしてその時、切り替えトランジスタ 102 は、電流源動作を行っていることになる。

次に、図 31 に示すように、スイッチ 2801、105、106、114 をオフにし、スイッチ 107、2802 をオンにする。一方、容量素子 104 には、設定動作において蓄積した電荷が保存されており、それが、電流源トランジスタ 101 と切り替えトランジスタ 102 のゲート端子に、加

10 わることになる。以上のことから、負荷 109 の方に、 I_{b1} の大きさの電流が流れることになる。以上の動作は、出力動作に相当する。

なお、配線 2803 の電位は、 V_{ss} に限定されない。切り替えトランジスタ 102 が十分にオン状態になるような値であればよい。

なお、本実施の形態では図 28 に示す電流源回路について示したが、本発明の構成

15 はこれに限定されず、その要旨を変更しない範囲であれば様々な変形が可能である。例えば、実施の形態 1 と同様に、スイッチの配置や数、各トランジスタの極性、電流源トランジスタ 101 の数や配置、基本電流源の数や配置、切り替えトランジスタの数や配置、各配線の電位、別のプリチャージ方法との組み合わせの有無、電流の流れる向きなどを変更することにより、様々な回路を用いて構成することが出来る。また、各々の変更

20 を組み合わせることにより、様々な回路を用いて構成することが出来る。

例えば、プリチャージ動作の時には、図 32 のように接続され、設定動作の時には、図 33 のように接続され、出力動作の時には、図 34 のように接続される、というようになっ

ていれば、各スイッチは、どこに配置してもよい。

また、電流源トランジスタ 101 と切り替えトランジスタ 102 の配置を入れ替えた場合について、図 35 に示す。図 35 では、配線 110、電流源トランジスタ 101、切り替えトランジスタ 102 の順に配置されている。

また、電流の向きを変更せずに、回路の接続構造を変更することにより、図 28 の回路に関して、電流源トランジスタ 101 と切り替えトランジスタ 102 の極性(導電型)を変更した場合の例を図 36 に示す。

常に電流源(または、その一部)として動作する電流源トランジスタ 4101 と、状態によって、動作が異なる切り替えトランジスタ 4102 とがあり、電流源トランジスタ 4101 と切り替えトランジスタ 4102 と配線 110 とは、直列に接続されている。電流源トランジスタ 4101 のゲート端子には、容量素子 4104 の一方の端子が接続されている。容量素子 4104 の他方の端子 4106 は、切り替えトランジスタ 4102(電流源トランジスタ 4101)のソース端子に接続されている。そのため、電流源トランジスタ 4101 のゲート・ソース間電圧を保持することが出来る。また、電流源トランジスタ 4101 のゲート端子とドレイン端子とは、スイッチ 4105 を介して接続されており、スイッチ 4105 のオンオフによって、容量素子 4104 の電荷の保持を制御できる。

なお、この場合も、プリチャージ動作の時、設定動作の時、出力動作の時には、各々の動作を正常に行えるようになっていれば、スイッチは、どこに配置してもよい。

なお、配線 3603 には、Vdd よりも高い Vdd2 が供給されている。これに限定されないが、切り替えトランジスタ 4102 が短絡動作の時に、より電流駆動能力が大きくなるようにするため、出来るだけ高い電位を供給するほうがよい。

このように、図 28 の回路だけでなく、スイッチの配置や数、各トランジスタの極性、電流源トランジスタの数や配置、基本電流源の数や配置、切り替えトランジスタの数や配置、各配線の電位、別のプリチャージとの組み合わせの有無、電流の流れる向きなど

を変更することにより、様々な回路を用いて、本発明を構成することができ、各々の変更を組み合わせることにより、さらに様々な回路を用いて本発明を構成することが出来る。

本実施の形態で説明した内容は、実施の形態1で説明した内容の一部を変更したものに相当する。したがって、実施の形態1で説明した内容は、本実施の形態にも適用
5 できる。

(実施の形態3)

本実施の形態では、トランジスタを並列に接続させ、各トランジスタに流れる電流の合計値を変化させて、プリチャージ動作や設定動作を行う場合について、その構成例
10 を示す。

なお、以下の説明において、実施の形態1、2と重複する部分については説明は省略する。

まず、図37を用いて、トランジスタを並列に接続して、プリチャージ動作や設定動作を行う場合の構成例について説明する。

15 少なくとも設定動作の時には、電流が流れる状態にして動作させる設定トランジスタ3702と、プリチャージ動作の時には、電流が流れる状態にして動作させるチャージトランジスタ3701とがあり、設定トランジスタ3702とチャージトランジスタ3701とは、並列に接続されている。設定トランジスタ3702のゲート端子には、容量素子3704の一方の端子が接続されている。また、チャージトランジスタ3701のゲート端子にも、容量素子
20 3704の一方の端子が接続されている。容量素子3704の他方の端子は、配線3708に接続されている。そのため、設定トランジスタ3702のゲート端子の電位を保持することが出来る。また、端子3710と設定トランジスタ3702のドレイン端子とは、スイッチ3703を介して接続されている。また、端子3710とチャージトランジスタ3701のドレイン端子と

は、スイッチ 3706 を介して接続されている。また、端子 3710 と設定トランジスタ 3702 のゲート端子とは、スイッチ 3705 を介して接続されており、スイッチ 3705 のオンオフによって、容量素子 3704 の電荷の保持を制御できる。また、端子 3710 と配線 112 とは、基本電流源 108 とスイッチ 106 を介して接続されている。また、それと並列に、端子 3710 と
5 配線 116 とは、第2基本電流源 115 とスイッチ 114 を介して接続されている。同様に、それらと並列に、端子 3710 と配線 113 とは、負荷 109 とスイッチ 107 を介して接続されている。

図 37 のような構成の回路を用いると、プリチャージ動作を行うことが出来る。そのため、プリチャージ動作を行った後、設定動作を行うと、すばやく、定常状態にすることが出来る。
10 る。

そこで、図 37 の動作について述べる。まず、図 38 に示すように、スイッチ 3706、3705、114 をオンにし、スイッチ 107、106、3703 をオフにする。すると、設定トランジスタ 3702 のソース・ドレイン間では、電流が流れない。そのため、第2基本電流源 115 に流れる電流 I_{b2} が、容量素子 3704 やチャージトランジスタ 3701 に流れる。そして、チャージト
15 ランジスタ 3701 のソース・ドレイン間に流れる電流と、第2基本電流源 115 に流れる電流 I_{b2} とが等しくなると、容量素子 3704 には、電流が流れなくなる。つまり、定常状態になる。そしてそのときのゲート端子の電位が、容量素子 3704 に蓄積される。つまり、チャージトランジスタ 3701 のソース・ドレイン間に電流 I_{b2} を流すのに必要な電圧が、ゲート端子に加わるようになる。以上の動作は、プリチャージ動作に相当する。

20 次に、図 39 に示すように、スイッチ 3705、3703、106 をオンにし、スイッチ 3706、107、114 をオフにする。すると、スイッチ 3706 はオフになっているので、チャージトランジスタ 3701 のソース・ドレイン間には、電流が流れなくなる。そのため、基本電流源 108 に流れる電流 I_{b1} が、容量素子 3704 や設定トランジスタ 3702 に流れる。

そして、設定トランジスタ 3702 のソース・ドレイン間に流れる電流と、基本電流源 108 に流れる電流 I_{b1} とが等しくなると、容量素子 3704 には、電流が流れなくなる。つまり、定常状態になる。そしてそのとき、のゲート端子の電位が、容量素子 3704 に蓄積される。つまり、設定トランジスタ 3702 のソース・ドレイン間に電流 I_{b1} を流すのに必要な電圧が、

5 ゲート端子に加わるようになる。以上の動作は、設定動作に相当する。

なお、このとき、基本電流源 108 に流れる電流 I_{b1} 、第2基本電流源 115 に流れる電流 I_{b2} 、設定トランジスタ 3702 とチャージトランジスタ 3701 のトランジスタサイズ(ゲート幅 W やゲート長 L など)を適切に設定することにより、容量素子 3704 に蓄積される電荷、つまり、設定トランジスタ 3702 (またはチャージトランジスタ 3701) のゲート端子の電位

10 が、プリチャージ動作の時と設定動作の時とで、概ね等しい電圧になるようにしておく。

すると、基本電流源 108 に流れる電流 I_{b1} よりも、第2基本電流源 115 に流れる電流 I_{b2} の方が、電流値が大きい場合、プリチャージ動作において、すばやく、容量素子 3704 を充電し、定常状態にすることが可能となる。そして、その後、設定動作において、たとえ、基本電流源 108 に流れる電流 I_{b1} が小さくても、すばやく、定常状態にすることが出

15 来る。なぜなら、プリチャージ動作によって、容量素子 104 は、概ね充電されているからである。

次に、図 40 に示すように、スイッチ 3705、3706、106、114 をオフにし、スイッチ 107、3703 をオンにする。すると、負荷 109 の方に電流が流れる。以上の動作は、出力動作に相当する。

20 このように、スイッチ 3703、3706 のオンオフを制御することにより、プリチャージ動作において流れる電流を大きくすることができるため、すばやく、定常状態にすることが出来る。つまり、電流が流れる配線に寄生している負荷(配線抵抗や交差容量など)による影響を少なくし、すばやく、定常状態にすることが出来る。その時、既に、設定動作の

ときの定常状態と、概ね近い状態になっている。そのため、プリチャージ動作のあと、設定動作において、素早く定常状態にすることができる。

したがって、例えば、負荷 109 がEL素子で有る場合、EL素子を低階調で発光させた場合の信号書き込み時にも、すばやく信号を書き込むことが出来る。

- 5 そこで、プリチャージ動作の時と設定動作の時とで、容量素子 3704 に蓄積される電圧が、概ね等しい電圧になるための条件について述べる。まず、チャージトランジスタ 3701 のゲート幅を W_a 、ゲート長を L_a とし、設定トランジスタ 3702 のゲート幅を W_b 、ゲート長を L_b とする。そして、設定動作の時に流れる電流(図 3 の場合は、基本電流源 108 に流れる電流 I_{b1})をA倍すると、プリチャージ動作の時に流れる電流(図 2 の場合
 - 10 は、第2基本電流源 115 に流れる電流 I_{b2})の大きさと等しいとする。
- 一般に、トランジスタのソース・ドレイン間に流れる電流は、チャネル幅 W とチャネル長 L の比率 W/L に比例する。そのため、プリチャージ動作の時のゲート幅とゲート長の比率: W_a/L_a と、設定動作の時のゲート幅とゲート長の比率: W_b/L_b との関係を考える。基本電流源 108 に流れる電流 I_{b1} をA倍すると、第2基本電流源 115 に流れる電流
- 15 I_{b2} の大きさと等しくなるので、 W_b/L_b をA倍すれば、 W_a/L_a になるように、各々の値を設定すればよいことになる。そのようにすれば、チャージトランジスタ 3701 と設定トランジスタ 3702 の電流特性が概ね同じであれば、図 5 において、時刻 T_{2a} のときにおける、容量素子 3704 の電圧(チャージトランジスタ 3701 や設定トランジスタ 3702 のゲート端子の電位)は、時刻 T_{2b} のときの電位と、概ね等しくなる。
 - 20 なお、容量素子 3704 は、チャージトランジスタ 3701 や設定トランジスタ 3702 などのゲート容量によって、代用することが出来る。その場合は、容量素子 3704 を省略できる。
- なお、プリチャージ動作の時には、図 38 では、スイッチ 3706、3705、114 をオンにし、スイッチ 107、106、3703 をオフにして、設定トランジスタ 3702 に電流が流れないようにな

っているが、これに限定されない。例えば、図 41 に示すように、スイッチ 3706、3705、3703、114 をオンにし、スイッチ 107、106 をオフにして、設定トランジスタ 3702 に電流が流れるようにしてもよい。

5 なお、プリチャージ動作の時には、図 38 や図 41 では、スイッチ 114 をオンにし、スイッチ 107、106 をオフにして、第2基本電流源 115 の電流が流れて、基本電流源 108 の電流が流れないようにしているが、これに限定されない。例えば、スイッチ 114、106 をオンにし、スイッチ 107 をオフにして、第2基本電流源 115 と基本電流源 108 の電流が流れるようにしてもよい。

10 なお、配線 3707 と配線 3708 と配線 3709 とは、高電位側電源 Vdd が供給されているが、これに限定されない。各々の配線の電位が同じでもよいし、異なっても良い。配線 3708 は、容量素子 3704 の電荷を保存できるようになっていればよい。また、配線 3707 または配線 3709 または配線 3708 は、常に同じ電位のまま保たれている必要はない。設定動作と出力動作とで、電位が異なっても、正常に動作する場合は、問題ない。

15 なお、容量素子 3704 は、チャージトランジスタ 3701 や設定トランジスタ 3702 のゲート端子と配線 3708 とに接続されているが、これに限定されない。最も望ましいのは、設定トランジスタ 3702 のゲート端子とソース端子に接続されていることが望ましい。なぜなら、トランジスタの動作は、ゲート・ソース間電圧によって決定されるため、ゲート端子とソース端子の間で、電圧を保持していると、他の影響(配線抵抗などによる電圧降下など
20 の影響)を受けにくいからである。もし、容量素子 104 がチャージトランジスタ 3701 や設定トランジスタ 3702 のゲート端子と別の配線との間に配置されていた場合、その別の配線における電圧降下量によって、チャージトランジスタ 3701 や設定トランジスタ 3702 のゲート端子の電位が変わってしまう可能性がある。

なお、チャージトランジスタ 3701 や設定トランジスタ 3702 とは、プリチャージ動作と設定動作とで、概ね等しいゲート電位にする必要があるため、これらのトランジスタは同極性(同じ導電型を有する)とすることが望ましい。

5 なお、チャージトランジスタ 3701 や設定トランジスタ 3702 のゲート幅 W は、同じであってもよいし、異なっても良い。同様に、ゲート長 L も、同じであってもよいし、異なっても良い。ゲート長 L は、設定トランジスタ 3702 の方を大きくすれば、設定動作の時や出力動作の時に流れる電流が、より小さくなる。また、飽和領域においてソース・ドレイン間電圧が変わっても電流値が変わりにくくなる。つまり、キンク効果の影響を小さくできる。同様に、ゲート幅 W は、設定トランジスタ 3702 の方を小さくすれば、設定動作
10 の時や出力動作の時に流れる電流が、より小さくなる。よって、その状況に合わせて、設計すればよい。

 なお、本実施の形態では、図 37 などに示したが、本発明の構成はこれに限定されず、その要旨を変更しない範囲であれば様々な変形が可能である。例えば、実施の形態1、2と同様に、スイッチの配置や数、各トランジスタの極性、チャージトランジスタ 3701 の
15 数や配置、設定トランジスタ 3702 の数や配置、各配線の電位、別のプリチャージ方法との組み合わせの有無、電流の流れる向きなどを変更することにより、様々な回路を用いて構成することが出来る。また、各々の変更を組み合わせることにより、様々な回路を用いて構成することが出来る。

 例えば、プリチャージ動作の時には、図 42 のように接続され、設定動作の時には、図
20 43 のように接続され、出力動作の時には、図 44 のように接続される、というようになっていれば、各スイッチは、どこに配置してもよい。なお、図 42～44 において、点線の部分などは、接続されていても、されていなくても、どちらでもよい。したがって、図 45 に示すように、チャージトランジスタ 3701 と設定トランジスタ 3702 のゲート端子を、スイッチ

- を介して接続するようにしてもよい。あるいは、図 46 に示すように接続してもよい。ただし、図 46 の場合、容量素子 3704 に電流を流すために、プリチャージ動作の時にも、スイッチ 3703 をオンにして、設定トランジスタ 3702 に電流を流すことが出来るようにして動作させる必要がある。あるいは、図 47 のように接続されていてもよい。図 48～50 に
- 5 動作を示す。図 48 は、プリチャージ動作の場合を示している。なお、スイッチ 3703、106 がいずれか一つ、または、両方とも、オンしていてもよい。図 49 は、設定動作の場合を示している。そして、図 50 は、出力動作の場合を示している。これまで、出力動作では、スイッチ 3703 はオン状態にあったが、図 47 の構成の場合は、負荷 109 は、スイッチ 3703 を介さずに、設定トランジスタ 3702 と接続されている。したがって、出力動作では、
- 10 スイッチ 3703 はオフ状態にする必要がある。

また、図 37 の回路に関して、電流の向きを変更して、回路の接続構造を変更せず、チャージトランジスタ 3701 と設定トランジスタ 3702 の極性(導電型)を変更した場合の例を図 51 に示す。

- また、図 37 の回路に関して、電流の向きを変更せずに、回路の接続構造を変更する
- 15 ことにより、チャージトランジスタ 3701 と設定トランジスタ 3702 の極性(導電型)を変更した場合の例を図 52 に示す。図 52 の回路の動作の説明は、同様であるため、省略する。

- なお、この場合も、プリチャージ動作の時、設定動作の時、出力動作の時には、各々の動作を正常に行えるようになっていれば、あるいは、図 53～55 に示すように接続されていれば、スイッチは、どこに配置してもよい。
- 20

このように、図 37 の回路だけでなく、様々な回路を用いて、本実施の形態を構成することが出来る。

なお、図 37 の場合、図 38 のようにプリチャージ動作を行い、その後、図 39 のように

設定動作を行っているが、これに限定されない。

- 例えば、図 38 のようなプリチャージ動作を、複数回行っても良い。例として、図 38 の場合よりも、もう1回プリチャージ動作が多い場合について、図 60 に示す。図 60 では、電流源として動作するトランジスタ 6001 が追加されている。まず、スイッチ 6006、2414、
- 5 3706 をオンにして、スイッチ 114 をオフにした状態で、1回目のプリチャージ動作を行う。その後、スイッチ 6006、2414 をオフにし、スイッチ 114 をオンにして、2回目のプリチャージ動作を行う。つまり、図 38 のプリチャージ動作に相当する。なお、1回目のプリチャージ動作の時に流れた電流の方が、2回目のときよりも、大きいとする。このように、当初は、大きな電流値でプリチャージを行うことにより、すばやく、定常状態にすることが出
- 10 来る。

あるいは、別のプリチャージ動作を組み合わせてもよい。

- なお、プリチャージ動作において用いられるトランジスタと、設定動作において用いられるトランジスタとは、出来るだけ、特性がそろっていることが望ましい。例えば、図 37 の場合、設定トランジスタ 3702 とチャージトランジスタ 3701 とは、電流特性がそろって
- 15 いることが望ましい。よって、該トランジスタを作成する過程において、できるだけ、電流特性が揃うように工夫することが望ましい。例えば、設定トランジスタ 3702 とチャージトランジスタ 3701 とは、出来るだけ、近接して配置することが望ましい。例えば、レーザーを照射してトランジスタの半導体層を結晶化させる場合には、同じショットが両トランジスタに照射されることが望ましい。その結果、電流特性を概ね等しくすることが出来る。
- 20 その結果、プリチャージ動作によって、適切な状態にすることが出来る。そのため、素早く設定動作を行うことが出来る。

本実施の形態で説明した内容は、実施の形態1、2で説明した内容の一部を変更したものに相当する。したがって、実施の形態1、2で説明した内容は、本実施の形態に

も適用できる。また、実施の形態1、2で説明した内容と、本実施の形態で説明した内容とを、組み合わせることも可能である。

そこで、図1の回路と、図37の回路とを、組み合わせた場合の構成を図56に示す。図56では、図37の回路に、切り替えトランジスタ102やスイッチ103を追加した構成
5 になっている。このときの動作を、簡単に、図57～図59に示す。プリチャージ動作の時には、図57に示すように、切り替えトランジスタ102は短絡動作を行い、チャージトランジスタ3701にも電流が流れている。そして、設定動作の時には、図58に示すように、切り替えトランジスタ102は電流源動作を行う。そして、出力動作の時には、図59に示すように、動作させる。

- 10 なお、図56の構成に対しても、実施の形態1～3で説明した内容は適用できることは、もちろんである。

(実施の形態4)

本実施の形態では、実施の形態1～3で説明した回路を、一部変更した場合について述べる。

- 15 ここでは、簡単のため、図1の回路を一部変更した場合について述べる。よって、実施の形態1と同様の内容が多いため、そのような部分については、説明は省略する。ただし、実施の形態1～3で説明した様々な回路にも、適用することが出来る。

まず、図1の構成を一部変更したものを、図61に示す。異なるのは、図1のスイッチ107が、図61のマルチトランジスタ6101に変更されている点である。マルチトランジスタ6101は、電流源トランジスタ101や切り替えトランジスタ102と同じ極性(導電型)の
20 トランジスタである。そして、マルチトランジスタ6101のゲート端子は、電流源トランジスタ101のゲート端子と接続されている。マルチトランジスタ6101は、状況によって、動作が切り替わる。つまり、設定動作の時には、スイッチとして動作し、出力動作の時には、

電流源トランジスタ 101 や切り替えトランジスタ 102 とともに、マルチゲートのトランジスタの一部として、電流源として動作する。つまり、マルチトランジスタ 6101 のゲートとドレインとがスイッチ 105 によって短絡されている場合、マルチトランジスタ 6101 はオフ状態となる。

- 5 図 61 の回路の動作については、図 1 と同様であるため、説明を省略する。

なお、出力動作の時に、電流源トランジスタ 101 と切り替えトランジスタ 102 とマルチトランジスタ 6101 とは、マルチゲートのトランジスタとして動作するため、これらのトランジスタは同極性(同じ導電型を有する)とすることが望ましい。

- 10 なお、出力動作の時に、電流源トランジスタ 101 と切り替えトランジスタ 102 とマルチトランジスタ 6101 とは、マルチゲートのトランジスタとして動作するが、各々のトランジスタのゲート幅 W は、同じであってもよいし、異なっても良い。同様に、ゲート長 L も、同じであってもよいし、異なっても良い。ただし、ゲート幅 W は、通常のマルチゲートのトランジスタと同じだと考えてもよい。ため、同じ大きさであることが望ましい。ゲート長 L は、切り替えトランジスタ 102 やマルチトランジスタ 6101 の方を大きくすれば、負荷
- 15 109 に流れる電流が、より小さくなる。また、飽和領域においてソース・ドレイン間電圧が変わっても電流値が変わりにくくなる。つまり、キンク効果の影響を小さくできる。よって、その状況に合わせて、設計すればよい。

次に、図 37 の回路を一部変更した場合について、図 62 に示す。ここでも異なるのは、図 37 のスイッチ 107 が、図 62 のマルチトランジスタ 6201 に変更されている点である。

- 20 図 62 の回路の動作については、図 37 と同様であるため、説明を省略する。

なお、出力動作の時に、設定トランジスタ 3702 とマルチトランジスタ 6201 とは、マルチゲートのトランジスタとして動作するため、これらのトランジスタは同極性(同じ導電型を有する)とすることが望ましい。

このように、本実施の形態では、図 61、62 に示す電流源回路について示したが、構成はこれに限定されず、その要旨を変更しない範囲であれば様々な変形が可能である。例えば、スイッチの配置や数、各トランジスタの極性、電流源トランジスタの数や配置、基本電流源の数や配置、切り替えトランジスタの数や配置、マルチトランジスタ
 5 の数や配置、設定トランジスタの数や配置、チャージトランジスタの数や配置、各配線の電位、別のプリチャージとの組み合わせの有無、電流の流れる向きなどを変更することにより、様々な回路を用いて構成することが出来る。また、各々の変更を組み合わせることにより、様々な回路を用いて構成することが出来る。

なお、本実施の形態で説明した内容は、実施の形態1～3で説明した内容の一部を
 10 変更したものに相当する。したがって、本実施の形態で説明した内容は、実施の形態1～3にも適用できる。

(実施の形態5)

本実施の形態では、表示装置、および、信号線駆動回路などの構成とその動作について、説明する。信号線駆動回路の一部や画素に、本発明の回路を適用することがで
 15 きる。

表示装置は、図 63 に示すように、画素配列(Pixels)6301、ゲート線駆動回路(Gate Driver)6302、信号線駆動回路 6310 を有している。ゲート線駆動回路 6302 は、画素配列 6301 に選択信号を順次出力する。信号線駆動回路 6310 は、画素配列 6301 にビデオ信号を順次出力する。画素配列 6301 では、ビデオ信号に従って、光の状態を制御す
 20 ることにより、画像を表示する。信号線駆動回路 6310 から画素配列 6301 へ入力するビデオ信号は、電流である場合が多い。つまり、各画素に配置された表示素子や表示素子を制御する素子は、信号線駆動回路 6310 から入力されるビデオ信号(電流)によって、状態を変化させる。画素に配置する表示素子の例としては、EL素子やFED(フィ

ールドエミッションディスプレイ)で用いる素子などがあげられる。

なお、ゲート線駆動回路 6302 や信号線駆動回路 6310 は、複数配置されていてもよい。

信号線駆動回路 6310 は、構成を複数の部分に分けられる。大まかには、一例として、

5 シフトレジスタ 6303、第1ラッチ回路(LAT1)6304、第2ラッチ回路(LAT2)6305、デジタル・アナログ変換回路 6306 に分けられる。デジタル・アナログ変換回路 6306 には、電圧を電流に変換する機能も有しており、ガンマ補正を行う機能も有していてもよい。つまり、デジタル・アナログ変換回路 6306 には、画素に電流(ビデオ信号)を出力する回路、すなわち、電流源回路を有しており、そこに本発明を適用することが出来る。

10 また、画素は、EL素子などの表示素子を有している。その表示素子に電流(ビデオ信号)を出力する回路、すなわち、電流源回路を有しており、そこにも、本発明を適用することが出来る。

そこで、信号線駆動回路 6310 の動作を簡単に説明する。シフトレジスタ 6303 は、フリップフロップ回路(FF)等を複数列用いて構成され、クロック信号(S-CLK)、スタートパ

15 ルス(SP)、クロック反転信号(S-CLKb)が入力される、これらの信号のタイミングに従って、順次サンプリングパルスが出力される。

シフトレジスタ 6303 より出力されたサンプリングパルスは、第1ラッチ回路(LAT1) 6304 に入力される。第1ラッチ回路(LAT1)6304 には、ビデオ信号線 6308 より、ビデオ信号が入力されており、サンプリングパルスが入力されるタイミングに従って、各列でビ

20 デオ信号を保持していく。なお、デジタル・アナログ変換回路 6306 を配置している場合は、ビデオ信号はデジタル値である。また、この段階でのビデオ信号は、電圧であることが多い。

ただし、第1ラッチ回路 6304 や第2ラッチ回路 6305 が、アナログ値を保存できる回路

である場合は、デジタル・アナログ変換回路 6306 は省略できる場合が多い。その場合、ビデオ信号は、電流であることも多い。また、画素配列 6301 に出力するデータが2値、つまり、デジタル値である場合は、デジタル・アナログ変換回路 6306 は省略できる場合が多い。

- 5 第1ラッチ回路(LAT1)6304 において、最終列までビデオ信号の保持が完了すると、水平帰線期間中に、ラッチ制御線 6309 よりラッチパルス(Latch Pulse)が入力され、第1ラッチ回路(LAT1)6304 に保持されていたビデオ信号は、一斉に第2ラッチ回路(LAT2)6305 に転送される。その後、第2ラッチ回路(LAT2)6305 に保持されたビデオ信号は、1行分が同時に、デジタル・アナログ変換回路 6306 へと入力される。そして、
- 10 デジタル・アナログ変換回路 6306 から出力される信号は、画素配列 6301 へ入力される。

- 第2ラッチ回路(LAT2)6305 に保持されたビデオ信号がデジタル・アナログ変換回路 6306に入力され、そして、画素 6301に入力されている間、シフトレジスタ 6303においては再びサンプリングパルスが出力される。つまり、同時に2つの動作が行われる。これ
- 15 により、線順次駆動が可能となる。以後、この動作を繰り返す。

なお、デジタル・アナログ変換回路 6306 が有している電流源回路が、設定動作と出力動作とを行うような回路である場合、その電流源回路に、電流を流す回路が必要となる。そのような場合、リファレンス用電流源回路 6314 が配置されている。

- なお、信号線駆動回路やその一部は、画素配列 6301 と同一基板上に存在せず、例
- 20 えば、外付けのICチップを用いて構成されることもある。

その IC チップを COG(Chip On Glass)で接続してガラス基板上に配置してもよい。あるいは、その IC チップを TAB(Tape Auto Bonding)やプリント基板を用いてガラス基板と接続してもよい。

なお、信号線駆動回路などの構成は、図 63 に限定されない。

例えば、第1ラッチ回路 6304 や第2ラッチ回路 6305 が、アナログ値を保存できる回路である場合、図 64 に示すように、リファレンス用電流源回路 6314 から第1ラッチ回路 (LAT1) 6304 に、ビデオ信号(アナログ電流)が入力されることもある。また、図 64 において、第2ラッチ回路 6305 が存在しない場合もある。そのような場合は、第1ラッチ回路 6304 に、より多くの電流源回路が配置されている場合が多い。これにより、第2ラッチ回路 6305 がなくても、設定動作や出力動作などを同時に行うことができる。例えば、電流源回路を2つ以上配置して、それらを切り替えて用いればよい。つまり、一方の電流源回路に対して設定動作を行い、同時に他方の電流源回路で出力動作を行う。そして、それを任意の周期ごとに切り替える。これにより、設定動作や出力動作などを同時に行うことができる。その結果、第2ラッチ回路 4105 を省くことが可能となる。このような回路の構成や動作については、国際公開第 03/038796号パンフレット、国際公開第 03/038797号パンフレット、に記載されており、その内容を本発明に適用することが出来る。

15 (実施の形態6)

次に、実施の形態5において説明した信号線駆動回路 6310 の具体的な構成について、説明する。

まず、信号線駆動回路に本発明を適用した場合の例を図 65 に示す。図 65 は、図 19 (または、図 1)のように、トランジスタを直列に接続した場合の例を示している。配線 6507 には、電流源回路が複数個接続されている。図 65 では簡単のため、電流源回路 6501 のみが接続されている図を示している。電流源回路 6501 は、配線 6502、6503、6504、6505 によって、プリチャージ動作、設定動作、出力動作を切り替えている。基本電流源 1908 や第2基本電流源 1915 などから構成される基本電流源回路 6507 から、

プリチャージ動作や設定動作の時に電流が入力される。そして、出力動作のときに、電流源回路 6501 から負荷 1909 の方に電流を出力する。

なお、リファレンス用電流源回路 6314 における電流源は、図 65 における基本電流源回路 6507 に相当する。そして、図 65 における負荷 1909 は、スイッチや、信号線や信号

5 線に接続された画素や別の電流源回路に相当する。

また、信号線駆動回路に本発明を適用した場合の例として、図 51 (または、図 37) のように、トランジスタを並列に接続した場合の例を図 66 に示す。電流源回路 6601 は、配線 6502、6503、6603、6604、6605 によって、プリチャージ動作、設定動作、出力動作を切り替えている。

10 なお、図 65 や図 66 では、電流源回路が 1 つしか記載されていないが、電流源回路を並列に複数個配置して、切り替えて動作させることにより、設定動作などを行いながら、同時に出力動作を行うことができる。

なお、電流源回路に対して設定動作を行う場合、そのタイミングを制御する必要がある。その場合、設定動作を制御するために、専用の駆動回路(シフトレジスタなど)を配

15 置してもよい。あるいは、LAT1 回路を制御するためのシフトレジスタから出力される信号を用いて、電流源回路への設定動作を制御してもよい。つまり、一つのシフトレジスタで、LAT1 回路と電流源回路とを両方制御するようにしてもよい。その場合は、LAT1 回路を制御するためのシフトレジスタから出力される信号を直接、電流源回路に入力してもよいし、LAT1 回路への制御と電流源回路への制御を切り分けるため、その切り
20 分けを制御する回路を介して、電流源回路を制御してもよい。あるいは、LAT2 回路から出力される信号を用いて、電流源回路への設定動作を制御してもよい。LAT2 回路から出力される信号は、通常、ビデオ信号であるため、ビデオ信号として使用する場合と電流源回路を制御する場合とを切り分けるため、その切り替えを制御する回路を介し

て、電流源回路を制御すればよい。このように、設定動作や出力動作を制御するための回路構成や、回路の動作等については、国際公開第 03/038793号パンフレット、国際公開第 03/038794号パンフレット、国際公開第 03/038795号パンフレット、に記載されており、その内容を本発明に適用することが出来る。

- 5 さらに、負荷 1909(例えば、スイッチや信号線や信号線に接続された画素など)にアナログ電流を出力する場合は、デジタル・アナログ変換を行う必要があるので、電流源回路を複数配置した図 67 に示すような構成となる。なお、図 67 では、簡単のため、3ビットの場合について説明する。すなわち、基本電流源回路 6507A、6507B、6507C があり、設定動作の時の電流の大きさは、 I_c 、 $2 \times I_c$ 、 $4 \times I_c$ いうようになっている。そして、電
- 10 流源回路 6501A、6501B、6501C が各々接続されている。なお、電流源回路 6501A、6501B、6501C は、図 65 に示す電流源回路 6501 でもよいし、図 66 に示す電流源回路 6601 でもよい。したがって、出力動作の時には、電流源回路 6501A、6501B、6501C は、 I_c 、 $2 \times I_c$ 、 $4 \times I_c$ の大きさの電流を出力することになる。そして、各電流源回路と直列に、スイッチ 6701A、6701B、6701C が接続されている。このスイッチは、第2ラッチ回路
- 15 (LAT2)6305 から出力されるビデオ信号によって制御される。そして、各電流源回路とスイッチから出力される電流の合計が、負荷 1909、すなわち、信号線などに出力される。以上のように動作させることにより、画素などにビデオ信号としてアナログ電流を出力している。

- なお、図 67 では、簡単のため、3ビットの場合について説明したが、これに限定されない。
- 20 い。同様に構成すれば、ビット数を容易に変更して構成することが出来る。また、図 65、図 66 の場合と同様、電流源をさらに並列に配置することにより、設定動作などと出力動作とを同時に行うことができる。

次に、図 64 の場合について、説明する。リファレンス用電流源回路 6314 における電流

源は、図 65、図 66 における基本電流源回路 6507 に相当する。第 1 ラッチ回路 (LAT1) 6304 に配置されている電流源回路は、図 65、図 66 における電流源回路 6501、6601 に相当する。そして、図 65、図 66 における負荷 1909 は、第 2 ラッチ回路 (LAT2) 6305 に配置されている電流源回路に相当する。この場合は、リファレンス用電流源回路 5 6314 における電流源からは、ビデオ信号が電流で出力される。なお、その電流は、デジタル値の場合も、アナログ値の場合もある。

なお、第 2 ラッチ回路 (LAT2) 6305 が配置されていない場合は、図 65、図 66 における負荷 1909 は、画素や信号線に相当することになる。

また、第 1 ラッチ回路 6304 に配置されている電流源回路が、図 65、図 66 における基本 10 電流源回路 6507 に相当し、第 2 ラッチ回路 6305 に配置されている電流源回路が、図 65、図 66 における電流源回路 6501、6601 に相当し、画素や信号線が図 65、図 66 における負荷 1909 に相当すると考えることもできる。

またさらに、図 63、64 に示したリファレンス用電流源回路 6314 に対して、適用してもよい。つまり、リファレンス用電流源回路 6314 が図 65、図 66 における電流源回路 6501、 15 6601 に相当し、第 1 ラッチ回路 6304 に配置されている電流源回路が図 65、図 66 における負荷 1909 に相当し、さらに別の電流源 (リファレンス用電流源回路 6314 に電流を供給する回路) が、図 65、図 66 における基本電流源回路 6507 に相当すると考えることもできる。

また、画素の中に配置されている発光素子が図 65、図 66 における負荷 1909 に相当 20 し、画素の中に配置されている電流源回路が図 65、図 66 における電流源回路 6501、6601 に相当し、信号線駆動回路 6310 における、画素に電流を出力する電流源回路が、図 65、図 66 における基本電流源回路 6507 に相当すると考えることもできる。なお、画素の中に配置されている電流源回路から発光素子に電流が供給されて、発光素子が

発光する。

このように、様々な部分に、本発明を適用することが出来る。

なお、各ビットに対応したデジタルビデオ信号(電流値)を第1ラッチ回路6304に入力してもよい。なお、その後、各ビットに対応したデジタルビデオ信号電流を足し合わせる
5 ことによって、デジタル値からアナログ値に変換することができる。その場合、桁数の小さなビットの信号を入力する場合に、本発明を適用することは、より好適である。なぜなら、桁数の小さなビットの信号の場合、信号の電流値が小さくなってしまう。そこで、本発明を適用すれば、信号の電流値を大きくすることができる。そのため、信号の書き込み速度が向上する。

10 なお、図 65 において、電流源回路 6501 の構成として、図 19(図 1)の構成を用いたが、これに限定されない。同様に、図 66 において、電流源回路 6601 の構成として、図 51 (図 37)の構成を用いたが、これに限定されない。本発明における様々な構成を用いることが出来る。

このように、信号線駆動回路に本発明を適用することにより、信号線駆動回路に入力
15 される電流値が小さくても、すばやく設定動作を行うことが出来る。もし、設定動作が十分できない場合は、信号線に正しい電流を出力することが出来ない。その場合は、画素は、正確な表示を行うことができない。よって、本発明を適用することにより、画質不良を防止することが出来る。

なお、本実施の形態で説明した内容は、実施の形態1～5で説明した内容を利用したもの
20 ものに相当する。したがって、実施の形態1～5で説明した内容は、本実施の形態にも適用できる。

(実施の形態7)

実施の形態6では、信号線駆動回路 6310 の具体的な構成について、説明した。そこで、

本実施の形態では、画素配列 6301 に配列状に配置されている画素に適用した場合の具体的な構成について説明する。

- まず、図 1 で示した構成を画素に適用した場合について、図 68 に示す。図 1 における負荷 109 は、図 68 における EL 素子 6802 に相当する。図 68 における基本電流源 108、
- 5 第2基本電流源 115 は、図 63 の場合は、デジタル・アナログ変換回路 6306 に配置されている電流源回路に相当し、図 64 の場合は、第2ラッチ回路 6305 に配置されている電流源回路に相当する。図 64 の場合で第2ラッチ回路 6305 が無い場合は、第1ラッチ回路 6304 に配置されている電流源回路に相当する。なお、実際には、配線 6807 には画素が複数個接続されている。図68では、簡単のため、画素が1つだけ接続されている場合の図を示して
- 10 る場合の図を示して

ゲート線 6803～6806 を用いて、各スイッチ(図 68 ではトランジスタ)のオンオフを制御する。ゲート線 6803 を制御して選択トランジスタ 6801 をオンオフして、信号線 6807 から信号が入力される。なお、詳しい動作については、図 1 と同様であるので、省略する。

- また、図 37 で示した構成を画素に適用した場合について、図 69 に示す。ゲート線
- 15 6903～6907 を用いて、各スイッチ(図 69 ではトランジスタ)のオンオフを制御する。ゲート線 6903 を制御して選択トランジスタ 6901 をオンオフして、信号線 6807 から信号が入力される。なお、詳しい動作については、図 37 と同様であるので、省略する。

- また、図 45 で示した構成を画素に適用した場合について、図 77 に示す。ゲート線 7703～7707 を用いて、各スイッチ(図 77 ではトランジスタ)のオンオフを制御する。ゲート線 7707 を制御して選択トランジスタ 7701 をオンオフして、信号線 6807 から信号が入力される。なお、詳しい動作については、図 45 と同様であるので、省略する。
- 20

また、図 77 の構成に対して、配線の接続関係を変更した場合を図 78 に示す。図 77 では、トランジスタ 3701 は、トランジスタ 3706 と選択トランジスタ 7701 とを介して、信号

線 6807 に接続されていた。一方、図 78 では、トランジスタ 3701 は、トランジスタ 3706 を介して、信号線 6807 に接続されている。

- なお、図78では、信号線6807に1つの画素が接続されている図を示している。ここで、トランジスタ3701とトランジスタ3706とで構成される回路7812と、それ以外で構成される回路7811とを考える。図78では、回路7812は、各画素に配置されている。
- 5 しかしながら、回路7812は、各画素に配置されている必要はない。つまり、回路7812を複数の画素で共有してもよい。そして、回路7811で1つ分の画素を構成してもよい。その場合の例を図79に示す。配線6807には、回路7811で構成される画素7811A、7811B、7811C、7811D が接続されている。そして、回路7812で構成させる
- 10 回路7812A、7812B が接続されている。このように、配線6807に、少なくとも1つ分の回路7812が接続されていれば、回路7811で構成される画素が複数個接続されていてもよい。なお、図79では簡単のため、回路7811で構成される画素が4つ、回路7812で構成される回路が2つ接続されているが、これに限定されない。各々、任意の数だけ設ければよい。
- 15 このように、回路7812で構成される回路を画素間で共有することにより、回路7812を各画素に配置する必要がないため、各画素おけるトランジスタの数を減らすことが出来る。その結果、開口率が向上したり、製造上の歩留まりが向上したりすることが可能となる。

- なお、回路7812は、回路7812A や回路7812B のように、画素配列の外側(周囲)
- 20 に配置することが望ましい。なぜなら、画素配列では、画素が周期的に配置されているため、画素配列の中に回路7812を置くことは適切ではないためである。よって、回路7812Aのように、画素配列と電流源(基本電流源108や第2基本電流源115など)の間に接続したり、回路7812B のように、配線6807の先に接続したりすることが望まし

い。なお、回路7812Bのように、配線6807の先に接続すると、配線6807全体にわたって電流が流れることになるので、より好適である。

なお、図79のように、回路7812を共有化することは、画素部分に限定されない。信号線駆動回路などにも適用することは可能である。

- 5 また、図47で示した構成を画素に適用した場合について、図70に示す。ゲート線7003～7006を用いて、各スイッチ(図70ではトランジスタ)のオンオフを制御する。ゲート線7003～7005を制御して各トランジスタをオンオフして、信号線6807から信号が入力される。なお、詳しい動作については、図47と同様であるので、省略する。

- 10 なお、図68、図69、図77及び図78では、1本の信号線6807に複数の画素が接続されているため、ある特定の画素を選択するために、専用のスイッチ(選択トランジスタ)6801、6901、7701、7801が必要となってくる。一方、図70の場合は、そのようなスイッチを省略しても、トランジスタ3703、3705、3706を制御することにより、正常に動作させることが出来る。

- 15 なお、画素に適用する構成として、図68～図70で示した構成に限定されない。実施の形態1～6で説明した様々な構成を用いて、画素を構成することが出来る。

例えば、図68～図70、図77及び図78におけるトランジスタの極性(導電型)は、これに限定されない。特に、スイッチとして動作させる場合は、接続関係を変更せずに、トランジスタの極性(導電型)を変更することが出来る。

- 20 また、図68～図70、図77及び図78において、電源線6808から配線113の方に向かって電流が流れているが、これに限定されない。電源線6808と配線113の電位を制御することにより、配線113から電源線6808の方に向かって電流が流れてもよい。ただし、その場合は、EL素子6802の向きを反対にする必要がある。なぜなら、通常は、EL素子6802は、陽極から陰極の方に電流が流れるためである。

なお、EL素子は、陽極側から光が出て、陰極側から光が出て、どちらでも良い。

なお、図 68～図 70、図 77 及び図 78 において、ゲート線 6803～6806、ゲート線 6903～6907、ゲート線 7003～7006、ゲート線 7703～7707、ゲート線 7803～7807 や電源線 6808 を用いて、各トランジスタと接続しているが、これに限定されない。

- 5 例えば、スイッチとして動作するトランジスタの極性と動作を調整することにより、各々のゲート線を共有させることが出来る。例えば、図 68 の回路に対して、各トランジスタの極性を調整することにより、図 71 のように、ゲート線の数削減することが可能である。同様に、図 70 の回路に対して、図 72 のように、ゲート線の数削減することが可能である。

- 10 また、図 68～図 70、図 77 及び図 78 において、容量素子 104、3704 は、電源線 6808 に接続されているが、別の配線、例えば、別の画素のゲート線などに接続してもよい。

また、図 68～図 70、図 77 及び図 78 において、電源線 6808 が配置されているが、それを削除し、別の画素のゲート線などで代用してもよい。

このように、画素は、様々な構成を用いることが出来る。

- 15 なお、これらの画素を用いて画像を表示する場合、様々な手法を用いて、階調を表現することが出来る。

例えば、信号線 6807 から画素へ、アナログのビデオ信号(アナログ電流)を入力し、そのビデオ信号に応じた電流を表示素子に流して、階調を表現できる。

あるいは、信号線 6807 から画素へ、デジタルのビデオ信号(デジタル電流)を入力し、

- 20 そのビデオ信号に応じた電流を表示素子に流して、2階調を表現できる。ただしこの場合、時間階調方式や面積階調方式などを組み合わせて、多階調化を図ることが多い。

なお、例えば、時間階調方式を適用するときなどに、強制的に発光しないようにする場合は、表示素子に電流が流れないようにすればよい。よって、例えば、トランジスタ

107 がオフ状態になるようにすればよい。あるいは、容量素子 104、3704 の電荷の状態を制御することにより、結果として、表示素子に電流が流れないようにしてもよい。それを実現するため、スイッチなどを追加してもよい。

5 なお、図 71、72 のように、ゲート線の数削減したいときには、強制的に発光しないようにするため、トランジスタ 107 を制御する場合は、トランジスタ 107 は、専用のゲート線で制御することが望ましい。また、容量素子 104、3704 の電荷の状態を制御する場合は、容量素子 104、3704 の電荷の状態を変化させることが可能なトランジスタを、専用のゲート線で制御することが望ましい。

10 なお、ここでは特に時間階調方式について詳細な説明は省略するが、特願2001-5426号、特願2000-86968号等に記載されている方法によれば良い。

また、信号線から画素へ、デジタルのビデオ信号(デジタル電圧)を入力し、そのビデオ信号に応じて、電流を表示素子に流すかどうかを制御して、2階調を表現するような画素構成にしてもよい。よって、この場合も、時間階調方式や面積階調方式などを組み合わせて、多階調化を図ることが多い。図 73 に、概略図を示す。ゲート線 7306 を制御
15 して、スイッチ 7304 をオンオフして、信号線 7305 より、電圧を容量素子 7303 に入力する。そして、その値によって、電流源回路 7301 と直列に配置されているスイッチ 7302 を制御して、EL素子 6802 に電流を流すかどうかを決定する。そして、電流源回路 7301 に対して、本発明を適用できる。つまり、基本電流源 108、第2基本電流源 115 から電流源回路 7301 の方に電流を流して、プリチャージ動作、設定動作を行い、電流源回路
20 7301 から負荷であるEL素子 6802 の方に電流を流す。

また、別の電流源から基本電流源 108 や第2基本電流源 115 に電流を流して、プリチャージ動作や設定動作を行い、基本電流源 108 や第2基本電流源 115 から負荷である電流源回路 7301 の方に電流を流してもよい。

そこで、電流源回路 7301 として、図 1 に示す回路を画素に適用した例を図 74 に、図 47 に示す回路を画素に適用した例を図 75 に示す。

なお、図 74 や図 75 で示した回路について、詳細な説明は省略するが、国際公開第 03/027997 号パンフレット、特願 2002-143882 号、特願 2002-143885 号、特
5 願 2002-143886 号、特願 2002-143887 号、特願 2002-143888 号、等に
記載されている構成や方法を適用すればよい。

なお、構成は、図 74 や図 75 に示した回路に限定されない。本発明で説明した様々な構成を適用することが出来る。

このように、画素に本発明を適用することにより、画素に入力される電流値が小さくても、
10 すばやく設定動作を行うことが出来る。もし、設定動作が十分できない場合は、正しく
画像を表示することが出来ない。よって、本発明を適用することにより、画質不良を防
止することが出来る。

なお、本実施の形態で説明した内容は、実施の形態 1～6 で説明した内容を利用した
ものに相当する。したがって、実施の形態 1～6 で説明した内容は、本実施の形態にも
15 適用できる。

(実施の形態 8)

本発明を用いた電子機器として、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレ
イ(ヘッドマウントディスプレイ)、ナビゲーションシステム、音響再生装置(カーオーディ
オ、オーディオコンポ等)、ノート型パーソナルコンピュータ、ゲーム機器、携帯情報端
20 末(モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等)、記録媒体
を備えた画像再生装置(具体的には Digital Versatile Disc (DVD) 等の記録媒体を再生
し、その画像を表示しうるディスプレイを備えた装置)などが挙げられる。それらの電子
機器の具体例を図 76 に示す。

図 76(A)は発光装置であり、筐体13001、支持台13002、表示部13003、スピー
カ一部13004、ビデオ入力端子13005等を含む。本発明は表示部13003を構成す
る電気回路に用いることができる。また本発明により、図 76(A)に示す発光装置が完
成される。発光装置は自発光型であるためバックライトが必要なく、液晶ディスプレイよ
5 りも薄い表示部とすることができる。なお、発光装置は、パソコン用、TV放送受信用、
広告表示用などの全ての情報表示用表示装置が含まれる。

図 76(B)はデジタルスチルカメラであり、本体13101、表示部13102、受像部131
03、操作キー13104、外部接続ポート13105、シャッター13106等を含む。本発明
は、表示部13102を構成する電気回路に用いることができる。また本発明により、図
10 76(B)に示すデジタルスチルカメラが完成される。

図 76(C)はノート型パーソナルコンピュータであり、本体13201、筐体13202、表
示部13203、キーボード13204、外部接続ポート13205、ポインティングマウス13
206等を含む。本発明は、表示部13203を構成する電気回路に用いることができる。
また本発明により、図 76(C)に示すノート型パーソナルコンピュータが完成される。

15 図 76(D)はモバイルコンピュータであり、本体13301、表示部13302、スイッチ13
303、操作キー13304、赤外線ポート13305等を含む。本発明は、表示部13302
を構成する電気回路に用いることができる。また本発明により、図 76(D)に示すモバイ
ルコンピュータが完成される。

図 76(E)は記録媒体を備えた携帯型の画像再生装置(具体的にはDVD再生装置)
20 であり、本体13401、筐体13402、表示部A13403、表示部B13404、記録媒体
(DVD等)読み込み部13405、操作キー13406、スピーカ一部13407等を含む。表
示部A13403は主として画像情報を表示し、表示部B13404は主として文字情報を
表示するが、本発明は、表示部A、B13403、13404を構成する電気回路に用いる

ことができる。なお、記録媒体を備えた画像再生装置には家庭用ゲーム機器なども含まれる。また本発明により、図 76(E)に示すDVD再生装置が完成される。

図 76(F)はゴーグル型ディスプレイ(ヘッドマウントディスプレイ)であり、本体13501、表示部13502、アーム部13503を含む。本発明は、表示部13502を構成する電気
5 回路に用いることができる。また本発明により、図 76(F)に示すゴーグル型ディスプレイが完成される。

図 76(G)はビデオカメラであり、本体13601、表示部13602、筐体13603、外部
接続ポート13604、リモコン受信部13605、受像部13606、バッテリー13607、音
声入力部13608、操作キー13609等を含む。本発明は、表示部13602を構成する
10 電気回路に用いることができる。また本発明により、図 76(G)に示すビデオカメラが完
成される。

図 76(H)は携帯電話であり、本体13701、筐体13702、表示部13703、音声入
力部13704、音声出力部13705、操作キー13706、外部接続ポート13707、アン
テナ13708等を含む。本発明は、表示部13703を構成する電気回路に用いることが
15 できる。なお、表示部13703は黒色の背景に白色の文字を表示することで携帯電話
の消費電力を抑えることができる。また本発明により、図 76(H)に示す携帯電話が完
成される。

なお、将来的に発光材料の発光輝度が高くなれば、出力した画像情報を含む光をレ
ンズ等で拡大投影してフロント型若しくはリア型のプロジェクターに用いることも可能と
20 なる。

また、上記電子機器はインターネットやCATV(ケーブルテレビ)などの電子通信回線
を通じて配信された情報を表示することが多くなり、特に動画情報を表示する機会が増
してきている。発光材料の応答速度は非常に高いため、発光装置は動画表示に好まし

い。

- また、発光装置は発光している部分が電力を消費するため、発光部分が極力少なくなるように情報を表示することが望ましい。従って、携帯情報端末、特に携帯電話や音響再生装置のような文字情報を主とする表示部に発光装置を用いる場合には、非発
- 5 光部分を背景として文字情報を発光部分で形成するように駆動することが望ましい。

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に用いることが可能である。また本実施の形態の電子機器は、実施の形態1～6に示したいずれの構成の半導体装置を用いても良い。

請求の範囲

1. 負荷と、
前記負荷に第1の電流を供給するトランジスタと、
前記トランジスタのゲート端子の電位を、前記トランジスタに第2の電流を流すことに
- 5 よって所定の電位にする手段と、
を有する半導体装置。
2. 表示素子と、
前記表示素子に第1の電流を供給するトランジスタと、
前記トランジスタのゲート端子の電位を、前記トランジスタに第2の電流を流すことに
- 10 よって所定の電位にする手段と、
を有する半導体装置。
3. 信号線と、
前記信号線に第1の電流を供給するトランジスタと、
前記トランジスタのゲート端子の電位を、前記トランジスタに第2の電流を流すことに
- 15 よって所定の電位にする手段と、
を有する半導体装置。
4. 負荷と、
前記負荷に第1の電流を供給するトランジスタと、
前記トランジスタのゲート端子の電位を、前記トランジスタに第2の電流を流すことに
- 20 よって所定の第1の電位にする手段と、
前記トランジスタの前記ゲート端子の電位を、前記トランジスタに第3の電流を流す
ことによって所定の第2の電位にする手段と、
を有する半導体装置。

5. 請求項4において、前記負荷は表示素子である半導体装置。
6. 請求項4において、前記負荷は信号線である半導体装置。
7. 第一のスイッチと直列に接続された負荷と、
第二のスイッチと直列に接続された定電流源と、
- 5 前記負荷と電氣的に接続された第一の電源線と、
前記負荷と前記定電流源とに電氣的に接続された第一のトランジスタと、
前記第一のトランジスタと電氣的に接続された第二のトランジスタと、
前記第二のトランジスタと電氣的に接続された第二の電源線と、
前記第一、第二のトランジスタのゲート電極と電氣的に接続された第三の電源線と、
- 10 を有する半導体装置で、
前記第一のトランジスタのゲート電極と、前記第一のトランジスタのソース又はドレイン電極は第三のスイッチを通して電氣的に接続されており、
前記第二のトランジスタのソース電極およびドレイン電極は第四のスイッチを通して電氣的に接続されている半導体装置。
- 15 8. 請求項7において、前記負荷は表示素子である半導体装置。
9. 請求項7において、前記負荷は信号線である半導体装置。
10. 請求項7において、さらに、前記第一、第二のトランジスタのゲート電極と電氣的に接続された保持容量を有する半導体装置。
11. 請求項7において、さらに、前記第一のトランジスタと電氣的に接続され、第五
- 20 のスイッチと直列に接続された第二の定電流源を有する半導体装置。
12. 請求項7において、前記第一の電源線の電位が前記第二、第三の電源線の電位よりも高い半導体装置。
13. 請求項7において、前記第一の電源線の電位が前記第二、第三の電源線の電

位よりも低い半導体装置。

14. 請求項7において、前記第一、第二のトランジスタの、チャネル領域の幅は等しい半導体装置。

15. 請求項7において、前記第一のトランジスタの、チャネル領域の長さは前記第二のチャネル領域の長さより短い半導体装置。

16. 請求項7において、前記第一乃至四のスイッチはトランジスタ、ダイオード、CMOS 回路および論理回路のうちいずれかを含む半導体装置。

17. 第一のスイッチと直列に接続された負荷と、
 第二のスイッチと直列に接続された定電流源と、
 10 前記負荷と電氣的に接続された第一の電源線と、
 前記負荷と前記定電流源とに電氣的に接続された第一のトランジスタと、
 前記第一のトランジスタと電氣的に接続された第二のトランジスタと、
 前記第二のトランジスタと電氣的に接続された第二の電源線と、
 前記第一、第二のトランジスタのゲート電極と第四のスイッチを通して電氣的に接続
 15 された第三の電源線と、を有する半導体装置で、

前記第一のトランジスタのゲート電極と、前記第一のトランジスタのソース又はドレイン電極は第三のスイッチを通して電氣的に接続されており、

前記第二のトランジスタのゲート電極は、前記第一のトランジスタのゲート電極と第五のスイッチを通して電氣的に接続されている半導体装置。

20 18. 請求項17において、前記負荷は表示素子である半導体装置。

19. 請求項17において、前記負荷は信号線である半導体装置。

20. 請求項17において、さらに、前記第一のトランジスタのゲート電極と電氣的に接続された保持容量を有する半導体装置。

21. 請求項17において、さらに、前記第一のトランジスタと電氣的に接続され、第六のスイッチと直列に接続された第二の定電流源を有する半導体装置。

22. 請求項17において、前記第一の電源線の電位が前記第二、第三の電源線の電位よりも高い半導体装置。

5 23. 請求項17において、前記第一の電源線の電位が前記第二、第三の電源線の電位よりも低い半導体装置。

24. 請求項17において、前記第一、第二のトランジスタの、チャネル領域の幅は等しい半導体装置。

25. 請求項17において、前記第一のトランジスタの、チャネル領域の長さは前記第
10 二のチャネル領域の長さより短い半導体装置。

26. 請求項17において、前記第一乃至五のスイッチはトランジスタ、ダイオード、CMOS 回路および論理回路のうちいずれかを含む半導体装置。

27. 第一のスイッチと直列に接続された負荷と、

第二のスイッチと直列に接続された定電流源と、

15 前記負荷と電氣的に接続された第一の電源線と、

前記負荷と前記定電流源とに電氣的に接続され、第三のスイッチと直列に接続された第一のトランジスタと、

前記負荷と前記定電流源とに電氣的に接続され、第四のスイッチと直列に接続された第二のトランジスタと、

20 前記第一のトランジスタと電氣的に接続された第二の電源線と、

前記第二のトランジスタと電氣的に接続された第三の電源線と、

前記負荷と前記定電流源とに第五のスイッチを通して電氣的に接続され、前記第一、第二トランジスタのゲート電極に電氣的に接続された第四の電源線と、を有する半導

体装置。

28. 請求項27において、前記負荷は表示素子である半導体装置。

29. 請求項27において、前記負荷は信号線である半導体装置。

30. 請求項27において、さらに、前記第一、第二のトランジスタのゲート電極と電気
5 的に接続された保持容量を有する半導体装置。

31. 請求項27において、さらに、前記第一、第二のトランジスタと電氣的に接続され、
第六のスイッチと直列に接続された第二の定電流源を有する半導体装置。

32. 請求項27において、前記第一の電源線の電位が前記第二、第三、第四の電
源線の電位よりも高い半導体装置。

10 33. 請求項27において、前記第一の電源線の電位が前記第二、第三、第四の電
源線の電位よりも低い半導体装置。

34. 請求項27において、前記第一、第二のトランジスタの、チャネル領域の幅は等
しい半導体装置。

35. 請求項27において、前記第一のトランジスタの、チャネル領域の長さは前記第
15 二のチャネル領域の長さより短い半導体装置。

36. 請求項27において、前記第一乃至五のスイッチはトランジスタ、ダイオード、
CMOS 回路および論理回路のうちいずれかを含む半導体装置。

37. 第一のスイッチと直列に接続された負荷と、
第二のスイッチと直列に接続された定電流源と、
20 前記負荷と電氣的に接続された第一の電源線と、
前記負荷と前記定電流源とに電氣的に接続され、第三のスイッチと直列に接続され
た第一のトランジスタと、

前記負荷と前記定電流源とに電氣的に接続され、第四のスイッチと直列に接続され

た第二のトランジスタと、

前記第一のトランジスタと電氣的に接続された第二の電源線と、

前記第二のトランジスタと電氣的に接続された第三の電源線と、

- 5 前記負荷と前記定電流源とに第五のスイッチを通して電氣的に接続され、前記第一のトランジスタのゲート電極と電氣的に接続された第四の電源線と、を有する半導体装置で、

前記第二のトランジスタのゲート電極とソース又はドレイン電極は電氣的に接続されている半導体装置。

38. 請求項37において、前記負荷は表示素子である半導体装置。

- 10 39. 請求項37において、前記負荷は信号線である半導体装置。

40. 請求項37において、さらに、前記第一のトランジスタのゲート電極と電氣的に接続された保持容量を有する半導体装置。

41. 請求項37において、さらに、前記第一、第二のトランジスタと電氣的に接続され、第六のスイッチと直列に接続された第二の定電流源を有する半導体装置。

- 15 42. 請求項37において、前記第一の電源線の電位が前記第二、第三、第四の電源線の電位よりも高い半導体装置。

43. 請求項37において、前記第一の電源線の電位が前記第二、第三、第四の電源線の電位よりも低い半導体装置。

- 20 44. 請求項37において、前記第一、第二のトランジスタの、チャネル領域の幅は等しい半導体装置。

45. 請求項37において、前記第一のトランジスタの、チャネル領域の長さは前記第二のチャネル領域の長さより短い半導体装置。

46. 請求項37において、前記第一乃至五のスイッチはトランジスタ、ダイオード、

CMOS 回路および論理回路のうちいずれかを含む半導体装置。

47. 負荷に電流を供給するトランジスタに第1の電流を供給し、

前記トランジスタが前記第1の電流を流すのに必要な第1の電圧を前記トランジスタのゲート端子に生成させ、

5 前記第1の電圧を生成した後、前記トランジスタに第2の電流を供給し、

前記トランジスタが前記第2の電流を流すのに必要な第2の電圧を前記トランジスタのゲート端子に生成させる

ステップを有する半導体装置の駆動方法。

48. 請求項47において、前記第1の電流が、前記第2の電流よりも大きいことを特

10 徴とする半導体装置の駆動方法。

49. 負荷に電流を供給するトランジスタに第1の電流を供給し、

前記トランジスタが前記第1の電流を流すのに必要な第1の電圧を前記トランジスタのゲート端子に生成させ、

前記第1の電圧を生成した後、前記トランジスタに第2の電流を供給し、

15 前記トランジスタが前記第2の電流を流すのに必要な第2の電圧を前記トランジスタのゲート端子に生成させ、

前記第2の電圧を生成した後、前記トランジスタに第3の電流を供給し、

前記トランジスタが前記第3の電流を流すのに必要な電圧を前記トランジスタのゲート端子に生成させる

20 ステップを有する半導体装置の駆動方法。

50. 請求項49において、前記第1、第2の電流が、前記第3の電流よりも大きいことを特徴とする半導体装置の駆動方法。

要約書

電流入力型画素において、信号電流の書き込み動作を素早く行う半導体装置を提供する。信号電流を入力する前に、大きな電流を流して、プリチャージ動作を行う。その後、信号電流を入力して、設定動作を行う。設定動作の前に、プリチャージ動作を行っているため、素早く所定の電位に達することが出来る。その所定の電位は、設定動作が完了したときの電位と概ね等しい。そのため、素早く設定動作を行うことができ、信号電流の書き込み動作を素早く行うことが出来る。なお、トランジスタを2つ用いることによって、プリチャージ動作の時には、ゲート幅 W を大きくし、あるいは、ゲート長 L を小さくする。設定動作のときには、ゲート幅 W を小さくし、あるいは、ゲート長 L を大きくする。